

MISH TECH JOURNAL (ミッシュ・テックジャーナル) は、最新の情報をいち早くお届けする技術情報誌です。

MISH TECH JOURNAL

2022
Summer
Vol. 15

Powered by



<https://www.mish.co.jp>

CONTENTS

質量分析のテクノロジーとデータ取得 — P.2-8

Mass Spectrometry
MS システムの構成要素
MS システムの要求性能
MS デジタイザ関連機能
パルス検出を実現する
FWPD を使用したパルス検索パラメータの定義
データ抽出
FWATD を使用する
ファントムパルスの回避
高分解能 A/D コンバータの利点
カスタムデータ処理

デジタイザを使用した航空機電子システムのテスト - P.9-13

はじめに
航空機データ通信バス
ARINC 429
MIL-STD-1553C
電力解析
RF 測定
ポータブル又は固定システム
まとめ

デジタイザとAWGを使用したソースレスポンステスト - P.14-17

ソースレスポンステストとは？
Spectrum 社の hybridNETBOX
ソースレスポンス測定例
記録・再生アプリケーション
エコーレンジングとロケーション
まとめ

SOSAテクノロジーはレガシー戦闘機に新たな命を与える - P.18-19

はじめに
請負業者との協業
SOSA 規格に準拠する最先端の設計
セキュリティを備えたパフォーマンス
将来のオプション

超高速デジタイザによるP2Pストリーミング - P.20-25

はじめに
高速デジタイザシステムにおける考慮事項
汎用デジタイザアーキテクチャ
外部信号処理
PCIe データ転送のバックボーン、理論と実践
PCIe バックプレーンソリューションの設計
データ信号処理の選択肢
PCIe データパイプを最大限に活用する
PCIe トランザクションとデータスループットの最適化
データレイテンシについて
データ削減へのアプローチ
オープン FPGA によるデジタイザの柔軟性
その他のヒント
まとめ

新製品ピックアップ — P.26-27

Spectrum 社製 M5i シリーズ 高速 A/D ボード
Spectrum 社製 M2p.7515-x4 デジタル IO ボード
RedRock 社製 VPX ストレージボードシリーズ
Abaco 社製 VPX370 VPX 開発シャーシ
Pentek 社製 Model 8257A RFSoc 開発用シャーシ

'22夏号特集

MASS SPECTROMETRY

質量分析のテクノロジーとデータ取得

質量分析のテクノロジーとデータ取得

質量分析 (Mass Spectrometry) とは、物質をイオンにしてその原子や分子の質量を分析する方法です。イオンの検出には高性能な A/D ボード (デジタル) が利用されます。ここではその手法を解説します。

Mass Spectrometry

質量分析では、データキャッチャは干し草の山から針を探すことと同じくらい困難なものです。ただし、適切に設計されたデジタルを使用することで、その課題を大幅に軽減し最小のイオンシグネチャでも再現性のある結果を得ることができます。

MS (Mass Spectrometry) システムは、物質サンプルの化学組成の基本的な分析を可能にします。これは、その高い特異性と定性的および定量的能力において高く評価されています。そのため MS は、特に分析生化学、薬品デザイン、環境研究、食品安全、メタボロミクス 1 などの科学研究のための主力製品です。さまざまな MS 技術が存在しそれぞれ物理的な実装は異なりますが、デジタルの仕様が影響を与えるコア原則は、一般的な飛行時間 (Time Of Flight) システムを検討することで理解できます (図 1 参照)。

MS システムの構成要素

MS システムは通常、次の 4 つの機能ブロックで構成されます。

- 分析物のイオン化源
- 加速質量分析計 / 分離器
- 検出器アレイ (通常はイオンマルチプライヤ)
- データ取得システム (デジタル)

荷電イオンの流れは分析物に由来し、分析物は加速され電場または磁場を使用して質量分類されます。結果として生じるイオンストリームは、検出器に入射する少量のエネルギーを生成します。これらのイオンシグネチャは、検出電子機器によってキャプチャされるためかなりの増幅を必要とする場合があります、デジタルの性能によっては検出することが困難です。

イオンパルスシグネチャの検出と識別は、デジタルの主な役割です。サンプリングされたイオンパルスは 500 ~ 700 ピコ秒の範囲にある非常に短い低振幅信号であ

り、デジタルに要求される性能は超高速サンプリング (GSPS) が必要なため、非常に困難な作業となります。更に、パルスエネルギーはバックグラウンドノイズと区別するのが難しい場合があります。その結果、過去 10 年間で A/D コンバータの性能が大幅に改善されたにもかかわらず、MS システムのデジタルは実際のデータ取得の物理的限界を要求され、その有効性をさらに高めるために高度なエンジニアリングが必要になります。

今日、質量分析は 12 ビットおよび 14 ビットの A/D コンバータセグメントにおける最先端の超高速コンバータの出現により恩恵を受けています。このような製品の市場は、周波数領域のアプリケーションによって大きく左右されます。たとえば、5G などのより優れたモバイルワイヤレスアプリケーションのデバイスは、MS と同様に優れた周波数領域特性を必要とします。これは、重要なパルス取得アプリケーションに重点を置いた科学研究にも役立ちます。

MS システムの要求性能

MS (Mass Spectrometry) によって可能になった化学分析は、3 つのシステム設計目標によって導かれる複雑なエンジニアリングを活用します。これらの目標がデジタルの仕様にどのように影響するかは明らかです。

- 質量感度：システムのバックグラウンドノイズから識別できる最小のトレースシグナルを定量化します (図 2)。
- ▶ 感度は、MS の文献では信号対雑音比 (SNR) として表されることがよくあります。また、機器検出限界 (IDL) は、バックグラウンドノイズと区別できない信号を生成する分析物濃度を指定します (図 2 右側の緑色のポイント)。
- ▶ デジタルの貢献：入力フロントエンドの変換分解能と結果の SNR が重要です。8 ビットから 12 ビットまたは 14 ビットの A/D コンバータに移行することで、ダイナミックレンジが大幅に改善し、最小のイオントレースでも識別できるようになります。SNR の向上は、より高速なサンプリングレートによって促進される波形平均化によっても実現できます。

- 測定された質量精度 (MMA) または質量誤差：測定された質量と正確な質量からの偏差を定量化します。

$$\begin{aligned} \text{質量誤差} &= \\ & \text{正確な質量} - \text{厳密な質量} \\ \text{ppm 質量誤差} &= \\ & \text{質量誤差} \times 106 / \text{正確な質量} \end{aligned}$$

正確な質量は、化合物組成の理論計算によって得られます。正確な質量検出は、キャリブレーションされた MS システムを前提としています。

▶ デジタルの貢献：MS MMA は、デジタルからの直接の影響を受けずにキャリブレーションによって決定されます。ただし、正確な科学グレードのクロックによるジッターのないサンプリングにより、信頼性の高いサンプルタイムスタンプが保証され、一時的なエラーが最小限に抑えられます。

- 質量分解能 (MR) または質量解像能力：最新の定義では、MR は質量 m の単一イオンピークに対して次のように定義されます。

$$\frac{m}{W_{1/2}}$$

ここで、 $W_{1/2}$ は、定義されたフラクショナルピークレベルでのピークの幅です。通常は、高さの半分の 50% です (つまり、半値全幅、FWHM)。

- ▶ 実用的な高分解能 MS は、10,000 を超える質量分解能を提供することができます。
- ▶ 高分解能機器によって生成された質量スペクトルは、シャープで狭いシグネチャを生成し、近接する等圧質量の特定を可能にします。
- ▶ デジタルの貢献：高い帯域幅とサンプリングレートは、分解能の向上につながる重要な要素です。イオンあたりのパルスサンプルが多いほど、パルスの特異性は高くなります。また、飛行管を長くし飛行時間が長くなることで MR も向上します。

MS デジタル関連機能

● Step 1：DC オフセット制御

MS イオンパルス信号は、常に負の単極型として特徴付けられます (図 3 参照)。ただし、デジタルの入力はほとんどがバイポーラであり、システムグラウンド (= 0V) を中心に対称的になっています。DC オフセット制御により、取得した信号をデジタルの全入力範囲内に調整することで入力信号の飽和を回避できます。

図 3 は、典型的な負方向のユニポーラ MS パルスを示しています。最初の「グラウンド参照」パルス (a) は、最小範囲制限を超えると飽和します。(b) に示すように、DC オフセットを適用して信号をシステムの入力上限に垂直にシフトすると、パルスをデジタルの入力電圧範囲内に収めることができます。

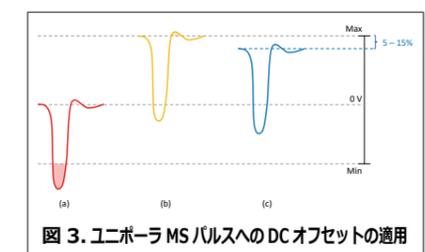


図 3. ユニポーラ MS パルスへの DC オフセットの適用

ただし、パルスの立ち上がりエッジの信号にわずかなリングングがあることに注意してください。これは、DC オフセット制御が通常、無制限のレールツーレールの範囲であってはならないことを意味します。オーバーシュートを考慮して、通常わずかなマージン (5 ~ 15% 程度) が必要です (c)。また、低帯域幅のデジタルを使用すると、リングングがより発生しやすくなります。

● Step 2：デジタルベースライン安定化 (DBS)

すべての建造物はしっかりした土台の上に建てられています。同様に、パルス取得には安定した測定ベースラインが必要です。ベースラインは、それ以降のすべての測定の DC 基準となり、安定性はサンプル間、スペクトル間で保証される必要があります。

同様に重要なのは、Step 1 で説明したようにダイナミックレンジを最大化するように機器のベースラインを設定する必要があります。正しい設定には、振幅の観

シグネチャは、電子機器の検出によって取得されるためかなりの増幅を必要とする場合があります、デジタルの設計によっては見落とされる要因となります。

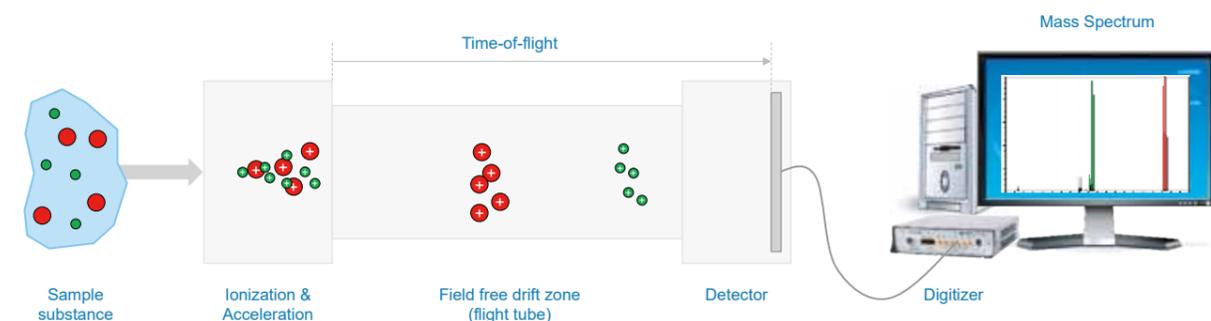


図 1. Time Of Flight MS システムの基本的な機能要素

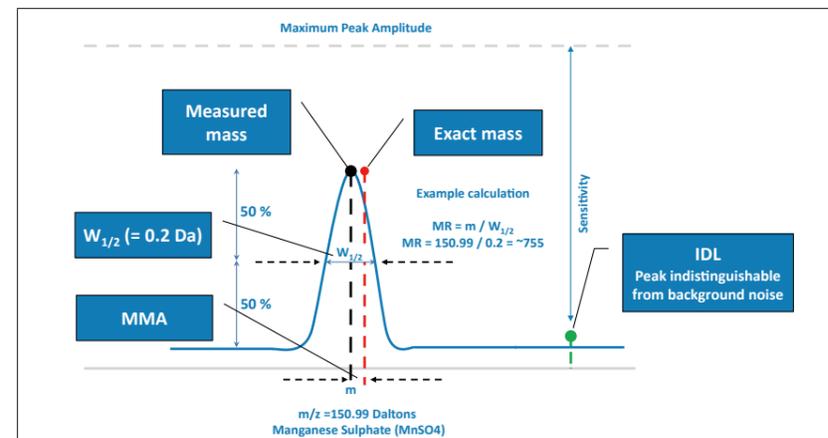


図 2. MS システム性能基準の定義

からパルス母集団の事前知識(または初期分析)が必要ですが、バックグラウンドノイズとともに信号のオーバーシュートプロファイルも理解する必要があります。

高分解能、高速システムで確実なDC基準の安定性を確保することは、重要なエンジニアリング要素です。ベースラインドリフトの主な原因には、部品の経年劣化や温度変化などの遅い影響が含まれます。最も早い影響は、パターンノイズ(タイムインターリーブコア)から発生しますが、コアの不一致による信号誤差によるもので、これを訂正しないとベースライン制御にも悪影響を及ぼします。これらの問題の解決策は、Teledyne SP Devices社独自のDBS、つまりデジタルベースライン安定化システムです。DBSは、非常に正確で長期的に安定したベースラインを提供します。

低速応答システム

部品の経年劣化は、温度と同様にバックグラウンドで自律的に動作するデジタルエラー訂正を使用して訂正できる低速の変化です。エラー訂正されていない場合、図4(a)に示されている数秒間の5°Cの温度上昇により、ベースラインで約20の出力レベルが低下していることを示しています。未訂正のままにしておくと、(b)のようにパルスピーク情報が不正確になります。(c)では、パルスレベルがトリガーレベルを下回り、最後のパルスが取得されないことを意味しています。さらに悪いことに、(d)

では、ベースラインのドリフトにより誤ったパルス積算が発生します。

DBSを使用することで、ユーザはベースラインをシステムのシステム解像度(22ビット精度)よりも1桁低く調整でき、時間と温度に対して安定した精度を提供することができます。DBSは永続的にアクティブであり、ユーザの回路を含めた信号パス内の任意の場所で発生する時変動動作に対応することもできます。

高速応答システム

高サンプリングレートのA/Dコンバータは、常に複数のコアを使用し有効サンプリングレートを上げるためにタイムインターリーブされています。0.5GSPSでサンプリングする2つのコンバータコアは、タイムインターリーブして2倍のサンプリングレート(1GSPS)にすることができます。同様に、4つの0.5GSPSコアを使用することで2.0GSPSでサンプリングできます。

ただし、これを正しく機能させるには各コアを厳密に一致させる必要があります。これは、高分解能のA/Dコンバータになるほど実現が困難になります。不揃いな場合、DCリファレンスをサンプリングするコアによって生成されたデータは、+3/-1の最下位ビットの体系的な(パターンノイズ)変動を示します(図5)。コア間のこのような違い(ゲインとオフセット)は、デジタルサンプルレート技術(DBS)で補正できます。

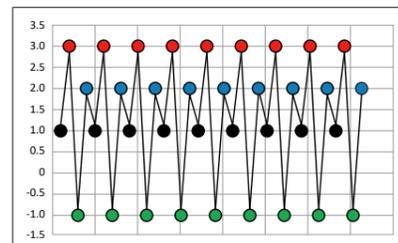


図5. 4つの不揃いのインターリーブコアによるパターンノイズ

タイムインターリーブされたコアは、単一のイオンパルスを同時にサンプリングし4つの時間的に整列したトレースを生成します(図6)。各トレースにはDCオフセットの変動がはっきりと見えるのがわかります。このデータセットは1つのパルスのみを表すため、4つのトレースすべての間に既知の特定の関係があることに注意してください。DBSアルゴリズムは、サンプルごとにリアルタイムでトレースを垂直方向に整列しパターンノイズを除去します(図6(e)参照)。

パルス検出を実現する

実用的なデータ取得を実現するため、高速のローカルメモリは高分解能デジタルキャプチャを確保する唯一の方法であり、ローカルメモリはパルス検出の成功の鍵です。さらに、メモリへのデータフローの

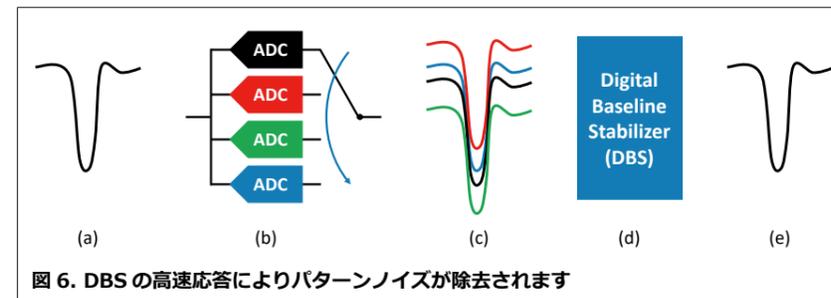


図6. DBSの高速応答によりパターンノイズが除去されます

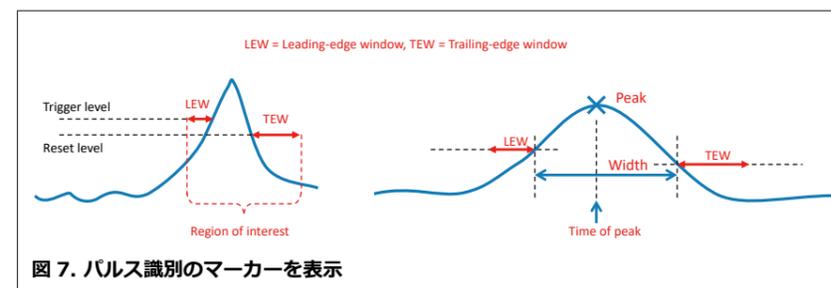


図7. パルス識別のマーカを表示

管理は基本的な性能指標です。ローカルメモリの主な役割は、パルスデータの損失がないことを保証しながら、ホストPCへの安定したデータ転送を確保することです。ただし、高分解能デジタル化は、USBやPCIeなどの標準インターフェイスで可能な連続スループットをはるかに超える膨大な量のデータ(例えば、ADQ7DCで最大20ギガバイト/秒)を生成します。このため、データの前処理は最新の高速デジタル化の基本的な機能です。データ前処理はホストPCの処理負荷を軽減するため、MS実験を大幅に高速化します。

現在、MSワークフローをサポートする2つのパルス前処理モジュールコア(FWPD, FWATD)がTeledyne SP Devices社から入手可能であり、それぞれに特定の役割があります。

- FWPDは、まばらで非周期的なパルスを検出するためのツールを含む基本的なパルス検出機能を提供します。パルスメタデータ、検出ウィンドウ内でキャプチャされた生のパルスデータ、またはその両方を出力します。
- FWATDは、周期的なパルスシグネチャの取得を対象とし、ノイズリダクションを通してパルス識別を強化するように設計された高度な時間領域分析ツールキットを提供します。

FWPDを使用したパルス検索パラメータの定義

パルス検出(PD)は、ランダムイベントからのデータ収集を自動化します。FWPDの主な機能は次のとおりです。

- パルス取得
 - パルスメタおよび生データのキャプチャ
- デジタル化は、トリガーとリセットの2つの独立したしきい値レベルを使用して、パルスまたは一連のパルスの開始を識別します(図7左側)。これらのしきい値は、データ検出ウィンドウを定義します。ウィンドウを拡張して、パルスの立上がりまたは立下りの前または後の信号をキャプチャすることもできます(図7右側)。トリガーとリセットに適用されるアーミングヒステリシスも、誤ったトリガーを防ぐのに役立ちます。

FWPDは、データ取得をMSの操作シーケンスに合わせるために、検出ウィンドウ(図8)を確立します。通常、TOF MSでは、検出ウィンドウは飛行管の長さつまり飛行時間特性によって定義されます。

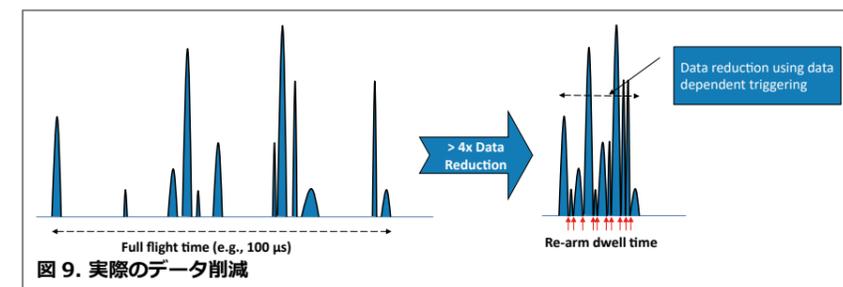


図9. 実際のデータ削減

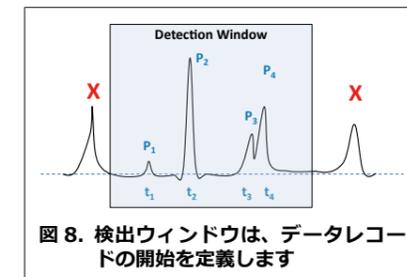


図8. 検出ウィンドウは、データレコードの開始を定義します

データ抽出

データ依存のトリガー(FWPD内)は、処理する必要のあるデータのみを検出することでデータの量を大幅に削減するのに役立ちます。これは、拡張された幅のパルススペクトルで示され、100 μsの飛行時間中に合計12個のパルスが発生します(図9)。生の飛行時間データは完全に取得され、1Mサンプルを消費します。ただし、この図は有効なパルスに関連付けられたデータのみを取得した場合に、データが大幅に削減されることを示しています。各ピークにはタイムスタンプが付けられるため、パルス情報が失われることはありません。したがって、イオンスペクトル内の個々のパルス時間情報が保持されます。

システムのタイミングと制御

デジタル化によって提供されるさまざまな汎用入出力(GPIO)を使用して、ホストから生成されたキー信号によって補完されたMSシステム全体のクロックと制御トリガーを提供できます。精密サンプリングクロックをマスタークロックとして使用して、すべてのMS操作がイオン生成および取得プロセスに正しく同期されるようにすることができます。さらに、GPIO機能により追加の制御ボードが不要になりハードウェアコストを最小限に抑えることができます。

特定のカスタムパルス測定ニーズを満たすために、FPGA開発キットを使用し

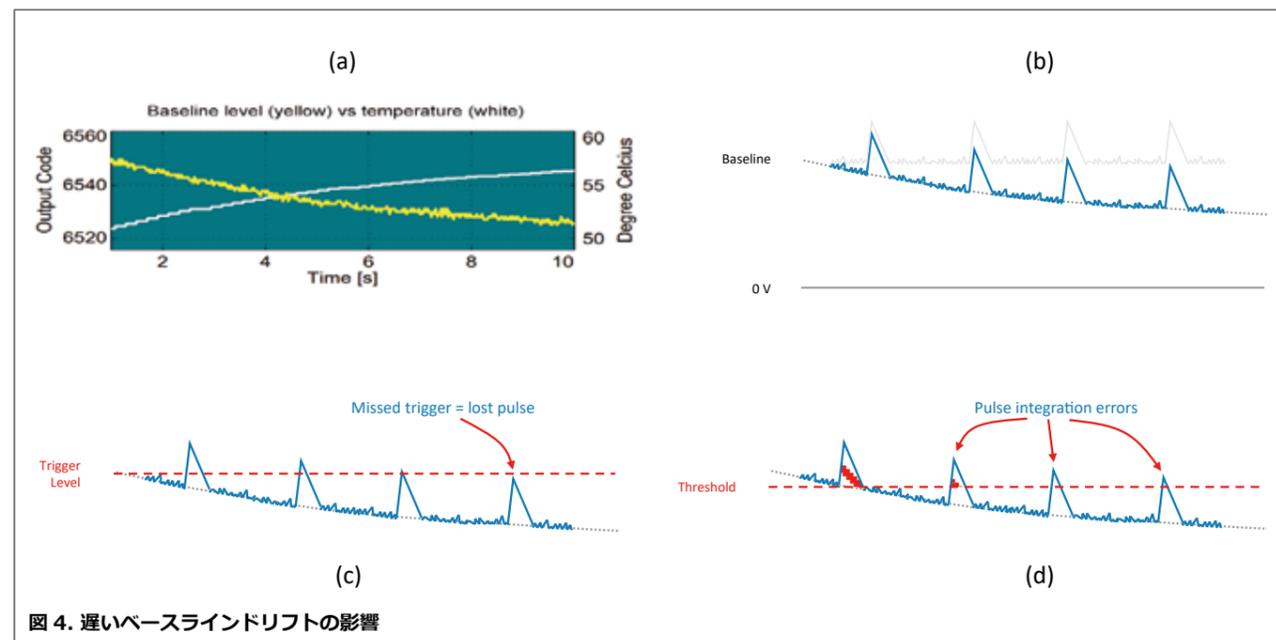


図4. 遅いベースラインドリフトの影響

リアルタイムパルス分析エンジンをユーザーロジックに使用することができます。Teledyne SP Devices社は、MSパルスをリアルタイムで分析し、その結果をホストアプリケーションに転送するための完全なフレームワークを提供します。

FWATDを使用する

Advanced Time Domain (ATD) は、TOF MSの飛行時間イオン特性全体をキャプチャし繰り返しのパルス取得のためのノイズ抑制機能を提供します。

FWATDは、次の3つのノイズ低減メカニズムを提供します。

1. 入力信号帯域幅制限用のデジタルノイズ (FIR) フィルター
2. 波形アベレージング
3. 稀なパルスの識別のために最適化された Advanced Threshold 機能

デジタルノイズ (FIR) フィルター

ユーザがプログラム可能なフィルターにより、サンプリングされたノイズを低減できます。サンプリング理論の基本的な考え方は、信号帯域幅を制限することです。この制限により、取得データにノイズが現れることなく正確な取得が保証されます。サンプリングされたスペクトルには、信号と混合された広く平坦なノイズフロアが存在しています。幸いなことに、高周波ノイズは信号周波数領域をフィルターすることで抽出することができます (図10)。

追加のフィルターの利点は、デシメー

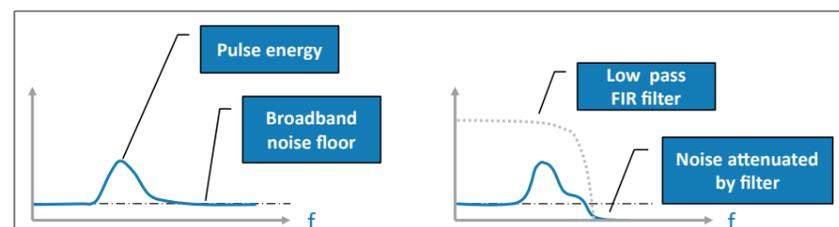


図10. ノイズ帯域幅を下げるためのデジタルフィルタの使用

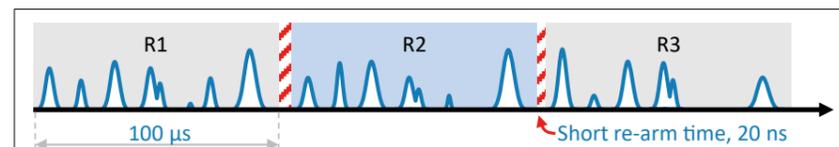


図12. 3つの連続した100µsレコード (再アーム時間を含む)

ションと呼ばれるプロセスを通して情報を失うことなくサンプルデータのスキップ (間引き) を容易にすることです。サンプルスキップをフィルターと独立して使用することで、データ取得レコード長を延長できます。1つおきにサンプルデータをドロップすることで、データメモリ内のデータ取得容量は2倍になります。

波形アベレージング

ランダムノイズを減らし、弱い信号感度を高める一般的な方法は結果を平均化することです。波形アベレージング (WFA) は、ノイズを抑制することによって信号のダイナミックレンジを改善します (図11)。信号パワーは、ランダムノイズパワーよりも速く成長します。結果として生じるノイズ抑制は、累積数の平方根に比例します。

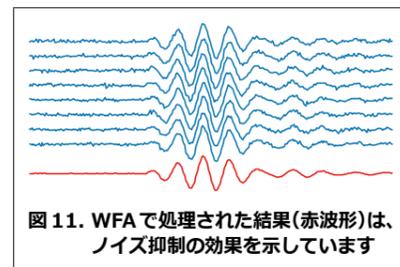


図11. WFAで処理された結果(赤波形)は、ノイズ抑制の効果を示しています

累積が2倍になると、SNRが3 dB向上します。これは、次の数式で表されます。

$$SNR = 10 \log_{10}(N_A)$$

※ N_A は平均化された波形の数です

図12に短いトリガーのリアームセグメントで区切られた、100 µsの飛行経路の3つの連続したレコードを示します。レコードと観察可能な潜在的なノイズスパイクの

類似点に注意してください。

この短いレコードのサンプルから、WFA処理がどれほど集約的であるかを理解するのは難しくありません。10GSPSでサンプリングすると、100 µs毎に1メガサンプル (または2Mバイト) のデータ量に相当します。よって1秒あたり1万件のレコードがキャプチャされます。これは、WFAが1秒あたり20ギガバイトのデータを処理していることを意味します。WFAは大容量のデータセットで動作するリアルタイムで実行できますが、デジタルのオンボードFPGAに実装する必要があります。多くの場合、平均化は20レコードから数千レコードの範囲になります。最大レコード長は、最大1メガサンプルの深さのローカルメモリによって決定されます。

Advanced Thresholdで稀なパルスをキャプチャします

稀なパルスを追跡するには、新たな実験でMSを設定する場合に適切な手順が必要です。最初に、飛行経路のどこでイオンパルスの集団が生成されるかを確立するために、完全な飛行経路の調査が必要です。これには、小さな稀なイオンイベントを解析するために高い感度が必要となります。この場合、WFAを単独で使用することはできませんが、FIRフィルターが役立ちます (図13)。

ユーザが (統計モデルを使用して) 一般的なパルス形状を決定できる場合、その情報を使用して高度なしきい値システムにバイアスをかけ、求められている低レベルのパルスを探することができます (図13、右上のトレース)。既知の基準を満たすサンプルは、コンパレータによってゲートされます (右中央のトレース)。他のすべてのサンプルはベースラインレベル (右下のトレース) に設定されます - これはゼロサブレスとして知られています。

図14は、動作中の高度なデータ依存しきい値処理を示しています。(a)では、7つの連続したレコードは、同じ時間位置で弱い繰り返しパルスを示しています。さらに、4番目のトレースには目に見える稀なパルス (赤丸) があります。

各レコードは明らかにランダムノイズを特徴とした波形であり、(c)のように従来

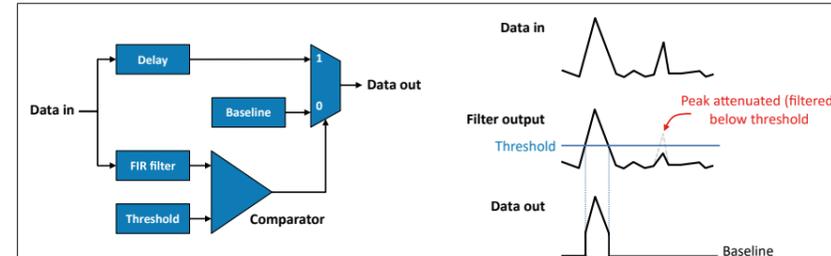


図13. Advanced Threshold のコンセプト

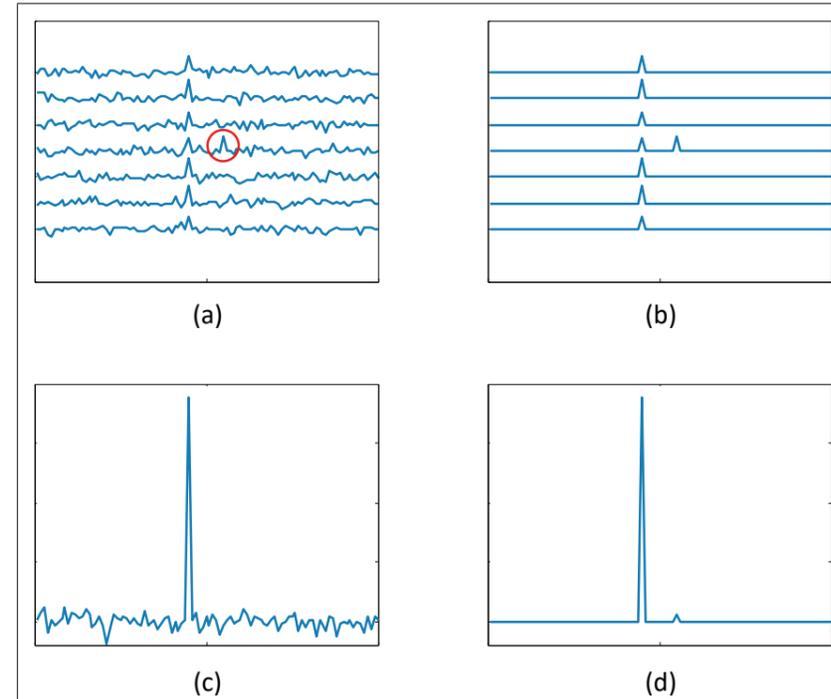


図14. Advance Thresholdingにより稀なパルス抽出が可能になります

の波形平均化を適用すると一次ピークがはっきりと目立ちます。しかしながら、稀なパルスは「平均化」されて消えてしまいます。(b)では高度なしきい値によりノイズが抑制され、反復パルスと稀なパルスの両方のがっきりと表示されます。最後に、(d)では、反復パルスが平均化されていても、高度なしきい値が稀なパルスの痕跡を保持していることを示しています。

これは、バックグラウンドノイズによってマスクされなくなったことを意味します。この低レベルのトレース信号検出は、MSのパフォーマンスを決定する重要な要素です。質量分解能は、データ取得システムが検出ウィンドウをトリガーする能力に直接起因します。トリガーがイオン信号をトレースするために、低く近くなるほど重要な質量シグネチャをより適切にキャプチャできます。

このように、FWATD内で提供される3つのノイズリダクションツールは、バックグ

ラウンドノイズから小さなイオン質量情報を抽出するための強力なMSに適した機能を提供します。しかしながら、MSシステムのデータキャプチャパスに潜在的なエラーをもたらすもう1つの要因が残っています。これがファントムパルスの発生の可能性です。

ファントムパルスの回避

検出器、デジタル化、および接続ケーブル間の電気インピーダンスの違いにより、信号が反射しデジタル化への入力に遅延した「ゴースト」信号が現れます (図15)。これをファントムパルスと言います。

インピーダンス整合が適切であっても、リターンロスの減衰は反射を完全に抑制するのに十分ではありません。デジタル化入力に戻る反射および遅延エネルギーはバックグラウンドノイズを大幅に上回り、ゴーストと実際のパルスを区別する方法がありません。信号ファントムの時間的位置は、ケーブルの長さに依存します。

理想的には、信号反射はデジタル化を検出器回路と同じ場所に配置し、適切に接続ケーブルの配線を行うことによって回避されます。これは、物理的サイズが検出器への近接取り付けに適したUSB3.0小型BOXデジタル化を使用して最も簡単に実現できます。

USB3.0の200MByte/sデータレートは、MSシステム分析に要求されるスループットレートをサポートしていないと考える人もいるかもしれません。しかし、すでに説明したようにバックグラウンドノイズからイオン質量データを抽出するための多くの技術 (前処理) により、パルスが失われることはなく稀なイオンシグネチャでさえも失われることはありません。

20Gバイトの生データが、USB経由で簡単に転送できる50M ~ 100Mバイトの貴重な前処理済みデータのみを生成することは珍しいことではありません。さらに、これはCPUの後処理負荷を軽減することでホストアプリケーションに大きなメリットをもたらすMS実験を高速化します。

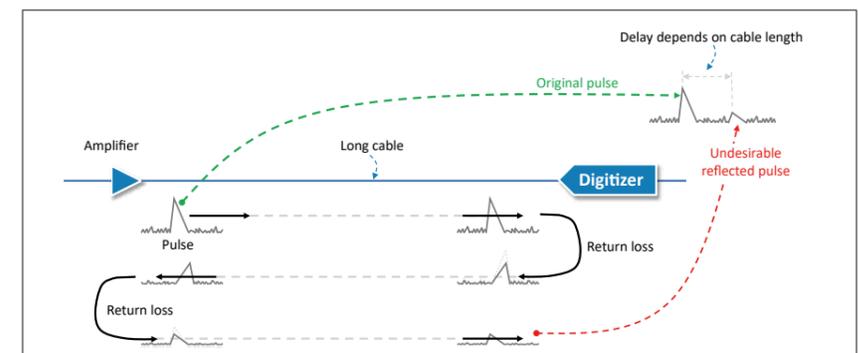


図15. インピーダンスの不一致は反射をもたらします

高分解能 A/D コンバータの利点

長年 MS で使用されていた高速の A/D コンバータは、8ビットのインターリーブフラッシュ設計でした。今日、多くの高速 12ビットおよび 14ビット A/D コンバータが MS の精度を大幅に向上させており、ますます詳細なイオンスペクトルが明らかになっています (図 16)。

これらの性能向上は MS の結果の改善にどのように反映されるのでしょうか？

- ダイナミックレンジの増加は、小さな信号振幅を増幅して測定できることを意味します。8ビット ADC は、入力信号を 256 (= 2⁸) ビンに分解 (量子化) できますが、14ビットの場合、振幅ピンは 8ビットの 64分の 1 になります。これは、デジタイザのベースラインをシステムのノイズフロアに近づける効果があり質量感度が向上します。分解能が向上しているにもかかわらず、有効ビット数 (ENOB) によって定量化されたノイズがパフォーマンスを制約することにも注意してください (表 1)。それでも、A/D コンバータのダイナミックレンジ (分解能) が高いほど、検出器のゲインは低くなります。

- アナログ帯域幅の増加は、イオンパルスが信号経路を通過するときの A/D コンバータの忠実度が大幅に向上したことを意味します。さらに、信号のリングングが減少しトリガーの精度が向上します。
- サンプリングレートの向上は、各反復イオンパルスがより高い倍数でサンプリングされる可能性が高く、パルスの識別が向上することを意味します。これにより、特定の質量分解能が向上するという利点があります。サンプリングレートを 2 倍にすると、フライトチューブの長さを半分にできる可能性があります。

MS コンテキストにおける最新のデジタイザの主な利点：

- ✓ より速いサンプリングレート
= 加速された TOFMS ワークフロー
 - ✓ より高い分解能
= より良いイオントレース識別
- オンボード処理は、データ転送のボトルネックを軽減し、自律的で高度なデータ依存の取得を実現します。

カスタムデータ処理

Teledyne SP Devices 社の全てのデジ

タイザは、強力なオンボード FPGA リソースへのアクセスを提供します。データ処理をホストソフトウェアのみに依存したデジタイザから、カスタムファームウェアを組み込んだデジタイザに移行することでパフォーマンスが大幅に向上し、データインターフェイスのボトルネックを減らすことでシステムコストが大幅に低減する可能性があります。さらに、経済的な USB インターフェイスを使用すると、専用のマルチレーン PCIe スロットが不要になります。

オープン FPGA リソースは、ハードウェア記述言語 (HDL) または高位合成 (HLS) のいずれかを使用してプログラムできます。デザイン環境は、ザイリンクスのツールを使用します。オープン FPGA をプログラミングしたいユーザは、適切なザイリンクスライセンスと、Teledyne SP Devices 社から入手可能なデジタイザ用のライセンスが必要になります。



ADQ14 USB ボックスタイプ

TSPD 社の取り組み

Teledyne SP Devices 社は、15 年以上にわたり、MS システム開発者の革新を支援してきました。

MS クライアントサポートの 4 つの柱は次のとおりです。

- MS イオンパルス分析用に最適化されたリアルタイムデータ処理により、ホストの負荷を軽減します。
- オープン FPGA 内でのカスタムコード開発用のファームウェア開発キットを提供。
- アプリケーションノートやユーザーガイドを含む包括的な技術文書を提供。
- 高速デジタイザ専門家との個別のコンサルティングを提供。

Teledyne SP Devices 社は今後も新たな MS システムの開発に貢献していきます。

リファレンスドキュメント：

Teledyne SP Devices: Smart Digitizers for Mass Spectrometry (MS)

TEST & MEASUREMENT

デジタイザを使用した航空機電子システムのテスト

航空機内の電子システムは高信頼性のアビオニクスデータバスや通信システムが搭載されており、そのシステムが故障したり不具合を起こしたりすると飛行に影響するだけでなく人命に影響することになります。ここではその高信頼性の電子システムをデジタイザ (A/D ボード) を使用してテストする手法についてご説明します。



ARINC 429

ARINC 429 は、バランスの取れた差動信号を備えた 78 本のツイストペア配線を使用した、シンプルで低コストのデータバスです。信号レベルは、トランスミッタ出力でピークツーピークで 10V です。単一の送信機から、1 ~ 20 個の受信機またはシンクに接続できます。通信は送信機から受信機までシンプレックスであり、双方向通信には 2 つのバスチャネルが必要です。

バス構成は、スターまたはバスターポロジのいずれかを使用します。スタートポロジでは、ネットワーク内の個々のユニットが中央のハブまたはスイッチに接続され、送信機から各受信機へ放射状に接続されます。バスターポロジでは、すべてのデバイスがドロップラインを介して 1 本のケーブルに接続されます。したがって、各受信機は送信機で終端する共通バスに接続されます。

ソース (送信元) から回線交換可能ユニット (LRU) への送信は、実際の情報を含む 24 ビットのデータフィールドとデータ自体を説明する 8 ビットのラベルを含む 32 ビットのワードで構成されます。LRU は、機器をシステムにグループ化できる機器識別番号を使用します。これにより、システム管理が簡素化されます。

連続するワードは、Null またはゼロ電圧の少なくとも 4 ビット単位で区切られます。この Null 間隔を使用することで個別のクロック信号が不要になります。ARINC 429 には、12.5kHz と 100kHz の 2 つのクロックレートがあります。データは、3 レベルのバイポーラ、ゼロに戻る形式で送信されます。10V の送信信号は High 状態、

0V の信号は Null 状態、-10V の信号は Low 状態です。

図 17 は、16bit, 8ch の Spectrum Instrumentation 製 M2p.5968-x4 デジタイザを使用して受信機で取得され、SBench6 GUI ソフトウェアを使用して表示した ARINC 429 信号を示しています。M2p.5968-x4 は、ほとんどの PC または拡張シャーシにインストールできるモジュラー PCIe 拡張カード (ハーフサイズ) です。カードの入力は、2 つのチャネルが内部で結合され、システムグラウンドに関係なく 2 つのライン間の差を測定し単一の波形として表示される差動信号モード用に構成されています。

ARINC 429 信号は一般的に非常に長い信号です。例えば、図 17 上のトレースは 2 秒間の収集を示しています。

M2p.5968-x4 カードには 512 メガサンプル (MSamples) の内部メモリがあり、1ks/s ~ 125MS/s のサンプリングレートで信号をサンプリングできます。このため、512MS のメモリすべてを使用して 1MS/s でサンプリングした単一チャネルの取得では、最大 512 秒の連続取得が可能です。

図 17 下のトレースの水平方向に拡大した波形は、3 レベルのゼロに戻るデータ構造を示しています。画面の下部にある色付きの線は、関連付けられたデータフィールドをマークするために追加されています。これは左から赤色のラベル (Label)、黄色の送信元 / 宛先識別子 (SDI) が続きます。SDI フィールドは、データ用の受信機を識別するために使用されます。SDI フィールドの右側には、青色でマークされたデータフィールド (DATA) があります。その後

はじめに

航空機の電子システムには、航空機内のすべてのデバイスとシステム間の内部データ通信だけでなく、発電と配電用のシステム、および外部通信用の RF デバイスが含まれます。その他すべてのアビオニクス要素は、電力通信またはデータ通信のいずれかのためにこれらの重要なバスに依存しています。この記事では、PCIe、PXIe、LXI などのデジタイザ機器が、これらのシステムのテストとトラブルシューティングに必要なマルチチャネルデータ取得および信号生成機能をどのように提供するかその手法を説明します。

航空機データ通信バス

航空機では、2 つの標準化されたデータバスが使用されています。ARINC 429 は主に民間航空機で使用される標準バスで、MIL-STD-1553 は軍用機や宇宙船で一般的に使用されています。どちらのバスも差動信号を使用してノイズ耐性と信号の信頼性を向上させます。

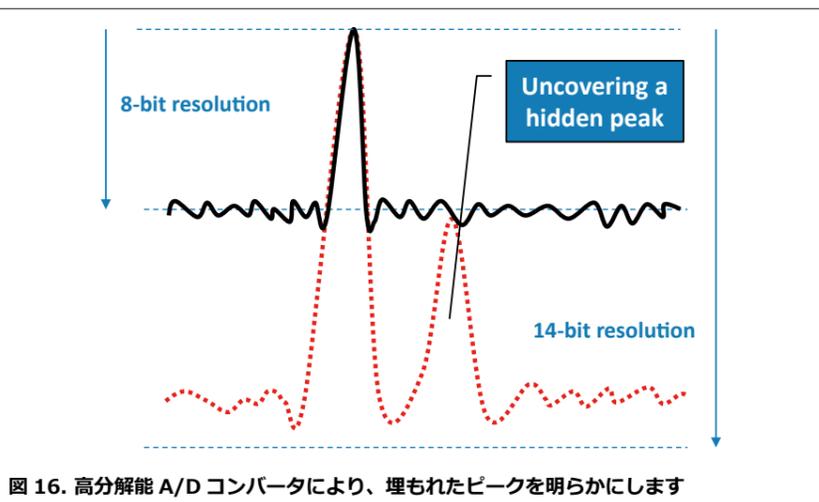


図 16. 高分解能 A/D コンバータにより、埋もれたピークを明らかにします

Vertical Resolution	Quantization levels	Typical noise (ENOB)	Realistic benefit
8-bit	256	7	NA
12-bit	4096	9	4x
14-bit	16384	10	8x

表 1. 分解能が高いほど、ダイナミックレンジ (または感度) が向上します

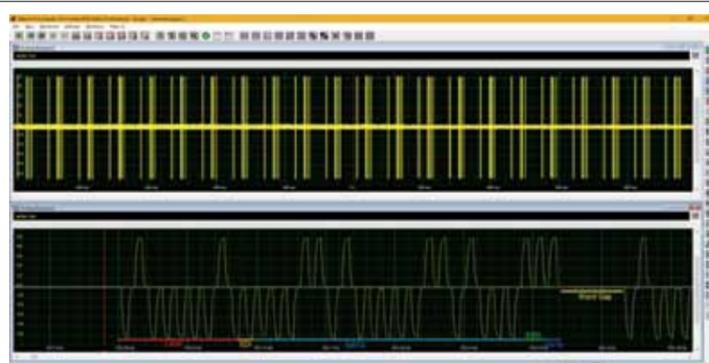


図 17. 1MHzのクロックを使用して取得された ARINC429 差動信号の 2 秒の記録 (上) 水平方向に拡大されたビュー：ハイボララのゼロに戻る形式を示し、特定のデータを示すために注釈が付けられている (下)

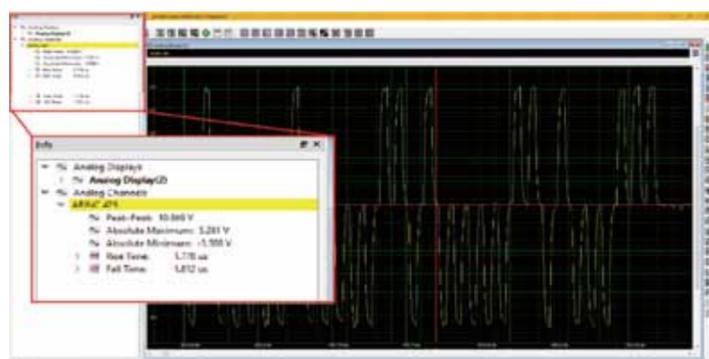


図 18. SBench 6 ソフトウェアを使用して、全体のピークツーピーク振幅と最大値および最小値を測定します。カーソル間のパルスの立ち上がり時間と立ち下がり時間も測定され、ディスプレイの左側にある Info パネルに表示されます。

サイン/ステータスフィールド (SSM) が緑色でマークされています。SSM フィールド情報は、ハードウェアステータス、動作モード、またはデータコンテンツの有効性を示します。最後のフィールドは紫色のパリティビットです。ARINC 送信は奇数パリティを使用します。

図 18 に示すように、物理層の測定は、Sbench 6 ソフトウェアを使用して取得した波形に対して実行できます。波形全体のピークツーピーク振幅、最大値、最小値、および赤と青のカーソル間のパルスの立ち上がり時間と立ち下がり時間が測定されます。ARINC 429 規格では、100kHz のクロックレートで立ち上がり時間と立ち下がり時間が $1.5 \pm 0.5 \mu\text{s}$ であることが求められており、測定値はこれらの範囲内となっていることがわかります。

デジタルイザは、電圧レベルやタイミングなどの物理層の属性を測定するために理想的な機器です。ただし、データコンテンツのデコードと解釈には、通常追加の計算能力が必要です。ここで使用されているよ

うなモジュラーデジタイザは、高速なデータ転送速度を提供するため長い波形データをコンピュータに迅速に転送して解釈することができます。たとえば、M2p.5968-x4 は、PCIe バスを介した転送速度が 700 MByte/s であり、FIFO モード (連続転送) でデータを CPU および GPU に直接ストリーミングして処理することができます。デジタイザファミリは、一般的なコンピュータプログラミング言語のドライバとサンプルプログラムでサポートされているため、カスタマイズしてテストプログラムを作成することが可能です。これには、C/C++、VB.NET、C#、J#、Java、Julia、Python、および IVI、LabVIEW、MATLAB が含まれます。

MIL-STD-1553C

MIL-STD-1553C は、航空機、宇宙船、戦闘機で使用されている軍用データバスの現在のバージョンです。これは、最大 31 個のリモート端末デバイスをサポートする 1Mbit/s のクロックレートで差動信号を

使用する双方向のデュアル冗長バスです。接続できるデバイスには、バスコントローラ (BC)、リモートターミナル (RT)、バスモニター (BM) の 3 種類があります。バス上の単一のバスコントローラがリモート端末へのコマンドと応答を開始します。バスの挙動はバスモニターで監視および記録できます。通常の動作では、すべてのデバイスが 2 つの別々のバスを介して相互接続されます。プライマリバスのみが使用されますが、プライマリバスに障害が発生した場合はセカンダリバスを使用できます。バス配線は、70-80 本のシールド付きツイストペアで構成されています。各デバイスは、直接接続または最も一般的に使用される変圧器結合を介してバスに接続できます。

MIL-STD-1553 は、マンチェスターエンコーディングを使用してデータをエンコードします。MIL-STD-1553 取得の例を図 19 に示します。マンチェスターエンコーディングは、各ビットセルの中央でゼロを介した遷移が発生するバイポーラ信号を使用します。負の電圧から正の電圧への遷移はゼロを意味し、正から負への遷移は論理的なものを意味します。

ワードには、コマンド、データ、ステータスの 3 種類があります。各ワードの長さは 20 ビットです。図 20 は、典型的なバスイベントの内訳です。

各送信は同期パルスで始まります。同期パルスの持続時間は 3 ビット時間 ($3 \mu\text{s}$) です。これは、前半は正のパルスとして始まり、同期期間の後半は負のレベルに移行します。コマンドワードは、リモート端末とその 31 のサブアドレスのいずれかをアドレス指定し、受信するためのアドレス指定されたリモート端末を示します。コマンドワードはパリティビットで終わり、MIL-STD-1553 も奇数パリティを使用します。データワードはコマンドの後に続きます。これは同期信号で始まり、リモート端末に転送されるデータとパリティビットが含まれます。最後のワードは、転送のステータスを示すリモート端末からのステータスワードです。データワードとステータスワードのギャップはリモート端末の応答時間です。

ARINC 429 バスの場合と同様に、物理層の信号特性を測定したり、データをコンピュータに転送してデコードおよび詳細な分析を行うことができます。

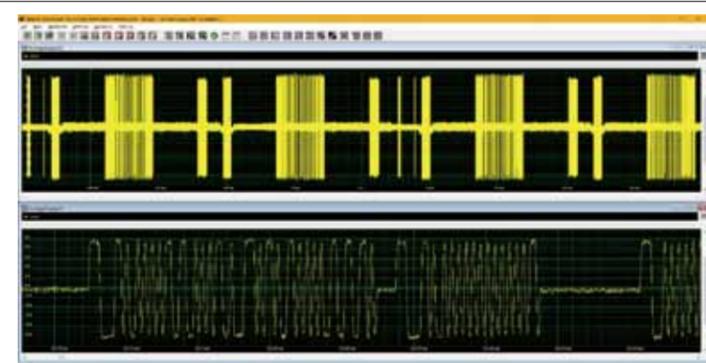


図 19. MIL-STD-1553 信号の 50ms 取得 (上) と、マンチェスターエンコーディングを示す個々のバストランザクションの拡大図 (下)



図 20. データを受信するためにリモート端末にアドレス指定するコマンドワード、データ、およびリモート端末からの応答ステータスで構成される一般的なバスイベント。色付きのバーは、通信の各部分を示しています

電力解析

航空機の電力システムは、航空機のサイズと複雑さによって大きく異なります。航空電源システムは通常、さまざまな航空機コンポーネントに電力を供給するために AC バスと DC バスの組み合わせを使用する複数電圧のシステムです。

一次発電は通常、オルタネーターを使用する AC であり、DC 電力を必要とする機器に DC 電圧を供給するために、整流とフィルタリングを備えた 1 つ以上の変圧器整流器ユニット (TRU) を備えています。補助動力装置 (APU) からの二次 AC 生成は、通常エンジンがアイドル状態の場合に地上で使用します。また、コンポーネントに障害が発生した場合に飛行中に使用するために提供されます。

信頼性は重要な要件であり、重要な AC および DC コンポーネントは特定のバスに配線され、ほとんどすべての障害状況でこれらのバスに電力を供給するために特別な対策が講じられています。すべての AC 発電が失われた場合に備えて、静的イン

バーターがシステムに含まれているため、航空機のバッテリーから重要な AC バスに電力を供給することができます。一般的な航空機の電力システムを図 21 に示します。

モジュラーデジタイザは、複数の電圧と電流を監視できるため AC と DC の両方の電力整合性測定を行うのに最適です。M2p.5968-x4 のように差動測定を行う機能により、電流を測定するときに役立つ機能である接地絶縁が可能になります。一般的な電力整合性測定の例として、28VDC バスでのリップル電圧測定を図 22 に示します。

画面左で取得した波形は、30V フルスケール表示の DC 電圧を示しています。情報パネルに表示されている波形の平均値は 27.969V です。

画面右上は、それを垂直方向に拡大したものです。カーソルはリップルの周波数を 4807Hz として測定しています。ピークツーピークリップルが測定され、情報パネルに 140.991mV として表示されています。画面右下には、リップル電圧の高速フーリエ変換 (FFT) 波形が表示されています。これは、4800Hz の基本周波数と、複数の高調波およびいくつかのサブハース周波数があることを示しています。

AC 電源は主に三相 400Hz であり、モジュラーデジタイザを使用すると、相電圧と電流、線間電圧と電流、電力、周波数、高調波成分を測定できます。図 23 は、電圧、電流、および電力の 3 相測定例です。

120 V バスの三相電圧 (A、B、C) は、それらの間の 120° の位相差を示し共通の画面上に重ねて表示されています。各相の実効電圧とピークツーピーク電圧の測定値は、左側の情報パネルに記録されます。実効電圧または RMS 電圧は公称 120V で、ピークツーピーク電圧は 340V です。

相電流も、互いに同一の相関係を持つ共通のウィンドウに表示されます。負荷の力率により、電圧波形と電流波形の間に位相差が生じます。この実験では、純粋な抵抗負荷が使用され 0° の位相差となります。

相あたりの電力は、各相の電圧と電流の積を使用して計算されます。総電力は、個々の位相電力の合計です。

これらは、航空機の電源バスで実行できる多くの測定値のほんの一例です。

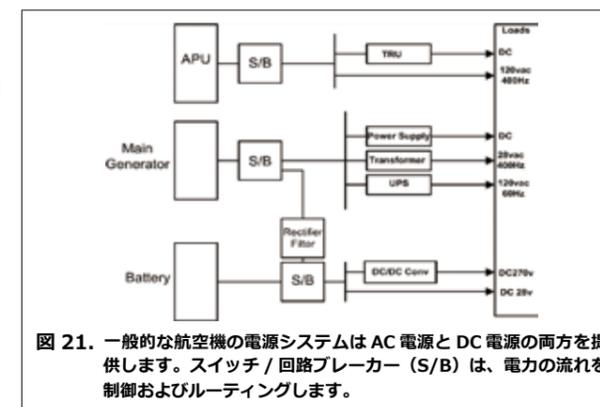


図 21. 一般的な航空機の電源システムは AC 電源と DC 電源の両方を提供します。スイッチ / 回路ブレーカー (S/B) は、電力の流れを制御およびルーティングします。

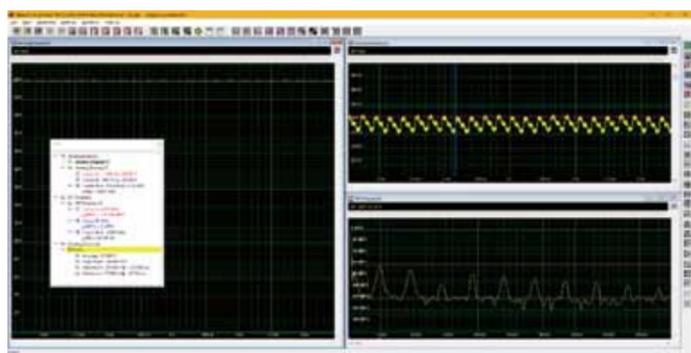


図 22. 28V 電源バスの測定。画面左側は、30V のフルスケールレンジの基本的な取得を示しています。画面右上は、垂直方向に拡大したものです。画面右下は、リップル電圧の FFT 結果です。

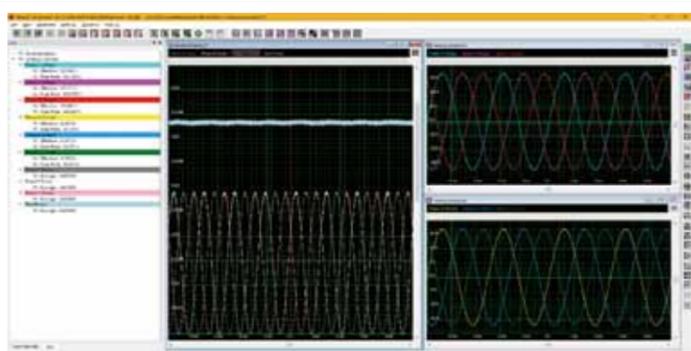


図 23. 120V 三相バスの包括的な測定。Info ウィンドウの測定値には、実効(RMS)とピークツーピークの電圧と電流、および相ごとの電力と総電力が表示されています

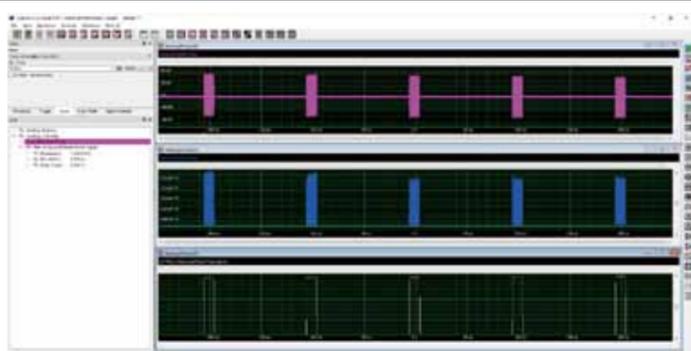


図 24. 1GHz レーダの取得、復調、および PRF 測定

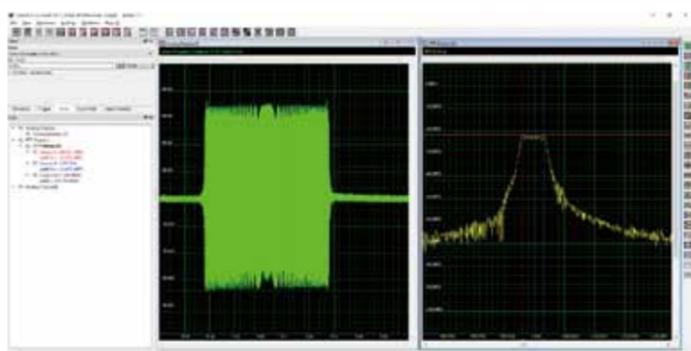


図 25. チャープレーダーパルスの FFT は、1GHz の搬送波の周波数エクスカージョンを示しています

RF 測定

さらに航空機は、無線通信、高度計、航法援助施設、レーダなど、RF ベースの幅広いデバイスを使用しています。RF 測定には、より広い帯域幅のモジュラー機器が必要です。例として、Spectrum 製 M4i.2230-x8 があります。これは、PCIe ベースのシングルチャンネル、1.5GHz 帯域幅、最大 5GS/s の 8 ビット デジタイザです。この帯域幅とサンプルレートは、VHF および低 UHF デバイスのダイレクト取得、および多くの高周波デバイスの中間周波数と互換性があります。

デジタイザには、4 ギガサンプル (GS) の収集メモリが搭載されています。4GS メモリは、5GS/s の最大サンプリングレートで 800ms のデータを取得できます。これにより、長時間の収集で優れた時間分解能が得られ、位相または周波数変調信号の解釈に役立ちます。

簡単な例として、図 24 に示すような 1GHz レーダのパルス繰り返し周波数 (PRF) の測定について考えてみます。

レーダ信号は、2.5MS の収集メモリを使用して、500 μ s の持続時間で 5GS/s のサンプリングレートで収集されます。取得された信号は 2 乗しローパスフィルタリングすることによって振幅復調されます。検出された振幅エンベロープは簡単に測定できます。左側の情報パネルには、10 kHz のパルス繰り返し周波数、9.955 μ s のパルス幅、および 9.955% のデューティサイクルが表示されます。

FFT を使用して、図 25 に示すように周波数変調されたチャープレーダーパルスの周波数領域波形を表示できます。

レーダの RF キャリアは、線形ランプで周波数変調されます。FFT は、周波数エクスカージョンの範囲を示します。キャリアは、9.95 μ s のパルスの持続時間にわたって 998MHz から 1002MHz にシフトされます。

これらは、モジュラーデジタイザで実行できる一般的な RF 測定です。取得した波形をコンピュータに転送してさらに分析することにより、より高度な処理と測定を行うことができます。

ポータブルまたは固定システム

航空機システムのテストには、テストシステムアーキテクチャにある程度の柔軟性が必要です。モジュラー機器は、筐体の柔軟性を大幅に向上させます。

図 26 は、複数チャンネルの固定アプリケーションを対象とした大容量のモジュラーテストシステム (写真上) と、ポータブルシステム (写真下) の両方を示しています。



図 26. 大容量のテストシステム (上) とポータブルシステム (下)

これら 2 つのシステム例以外にも多くの選択肢があります。ユーザは、測定のニーズと使用場所に合わせてテストシステムを

構成できます。モジュラーデジタイザは、アナログ信号の取得に最適ですが、アナログ信号生成用の任意波形発生器 (AWG) や、高速デジタル信号の取得または生成の両方が可能なデジタル I/O カードなどの他のモジュラー機器と連携します。これにより、さまざまな航空機電子システム用にカスタマイズされたテストシステムやシミュレーションプラットフォームを作成することができます。

まとめ

モジュラー機器は、データ通信、配電、RF 処理など、航空機の測定と非常に互換性があります。それらの主な利点は、複数の測定チャンネル (最大数百チャンネル)、長い取得記録、単一又は差動入力、および互換性のあるサンプリングレートと帯域幅です。モジュラー機器のコンパクトなサイズにより、オンサイトまたはモバイル測定用にポータブルコンピュータにインストールして利用が可能になります。

リファレンスドキュメント :
Spectrum Instrumentation 社 :
Testing Electronic Aircraft Systems using Modular Instruments

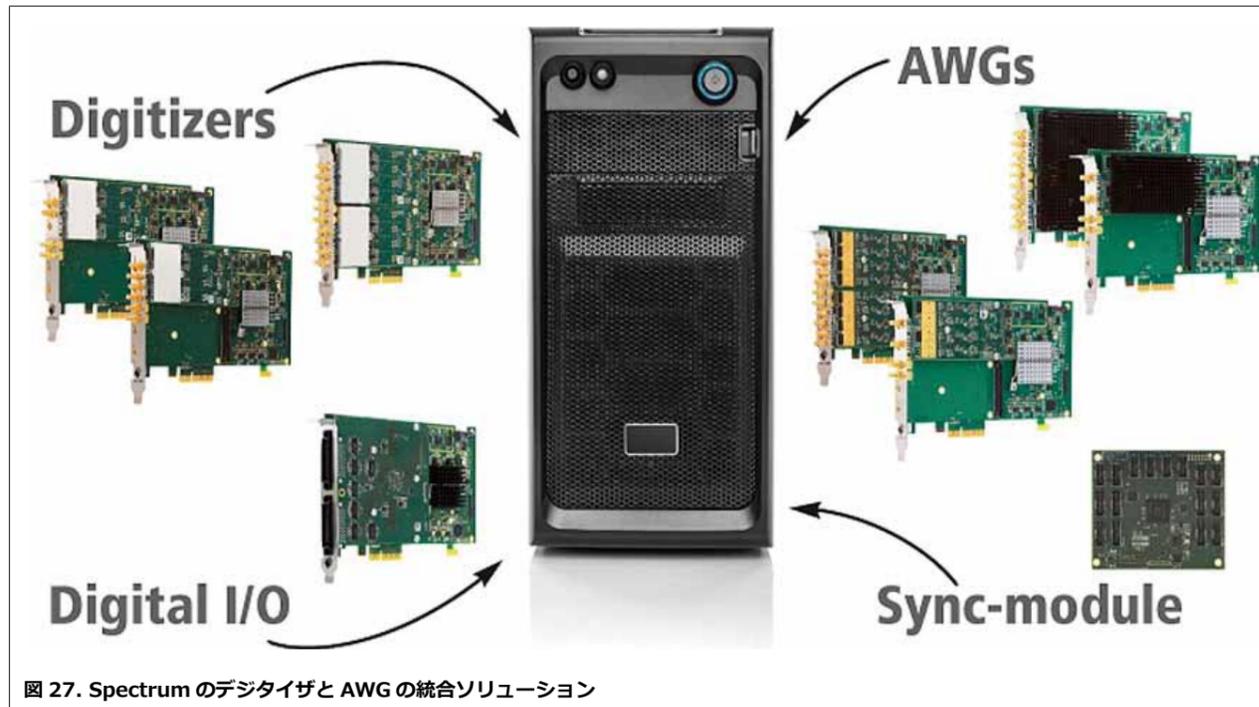


図 27. Spectrum のデジタイザと AWG の統合ソリューション

デジタイザとAWGを使用した ソースレスポンステスト

ソースレスポンステストとは？

電子機器テストの世界では2つのクラスのテストがあります。電源、発振器、送信機、信号発生器などの自動式電子機器は、デジタイザ、オシロスコープ、スペクトラムアナライザなどのデータ取得タイプの測定器を使用してテストされます。

もう一つは、信号取得機器を使用する前に信号源によって外部から励起する必要がある増幅器、フィルター、受信機、デジタルインターフェイスなどのデバイスのテストです。このクラスのテストは、ソースレスポンステストと呼ばれます。

Spectrum社のhybridNETBOX

Spectrum社のhybridNETBOXは、刺激と応答の測定が可能なLXI規格準拠の機器にマルチチャンネルデジタイザと任意波

形発生器(AWG)を組み合わせたものです。これは写真のようなボックスタイプのシステムです。

図28に標準的なhybridNETBOXの外観を示します。

信号の生成と取得の両方で、2ch、4ch、または8chで毎秒40M、80M、125MS/sのサンプリングレートおよび出力クロックレートを備えた6種類の異なる構成で利用可能です。各チャンネルの分解能は16ビットで、帯域幅は最大60MHz、サンプリングレートに比例しデジタイザとAWGチャンネルが並外れた正確さと精度を提供することを保証するテクノロジーを提供します。

AWGは、共通のクロックを使用して完全に同期され、内部または外部生成トリガーを利用可能な、2～8ch出力を備えています。AWG出力レベルは、2chおよび4chバージョンの場合は最大±6Vで50Ωまたは±12Vでハイインピーダンス、

電子機器のテストを行う場合、一般的にはTektronix社又はKeysight社、Lecroy社などが販売しているオシロスコープやファンクションジェネレータなどの測定器を使用してテストを行います。ここではデジタイザとAWGを利用してテストを行う手法について解説します。

8chバージョンの場合は最大±3Vで50Ωまたは±6Vでハイインピーダンスとなります。

AWG機能は、ユーザがプログラム可能なマーカーパルス用の4つのデジタル入出力(I/O)ライン、および外部クロックとトリガー入力によって強化されています。2ch～8chのデジタイザチャンネルは、±200mV～±10Vの幅広い入力信号を処理し、DCオフセット調整可能で50Ωまたは1MΩの入力インピーダンスを選択できます。入力信号はシングルエンド入力と差動入力の両方が使用できます。デジタイザには、外部クロックとトリガー入力、およびユーザ定義の2つの汎用デジタルI/Oラインもあります。

hybridNETBOXは完全にLXI規格に準拠しています。リアパネルのギガビットイーサネットポートを介して、1つまたは複数のユニットをコンピュータまたはネットワークに接続するだけで利用できます。hybridNETBOXは完全にプログラマブルであり、WindowsおよびLinuxオペレーティングシステム用のドライバーが付属しています。

Spectrum社は、製品ライン全体の制御、表示、測定、および信号処理のためのSbench 6 GUIソフトウェアツールを提供しています。このソフトウェアにはレポート生成機能も組み込まれています。さらに、ユニットをカスタムアプリケーション用にプログラミングできるように、C++、LabVIEW、MATLAB、Visual Basic、.NET、Python、およびその他の一般的なプログラミング言語のサンプルコードが提供されています。



図28. DN2.806-08 : LXI 準拠のボックスに16ビットAWGとデジタイザが各8チャンネル含まれています

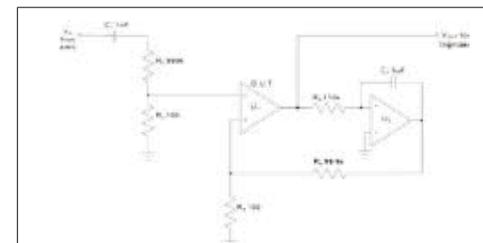


図29. 信号源としてAWGを使用し、応答測定用のデジタイザを使用して、オペアンプのAC開ループゲインを測定するためのテスト回路

ソースレスポンス測定例

最大8チャンネルの信号生成と取得を利用できるため、hybridNETBOXは刺激応答タイプの測定システム用に理想的な構成となっています。1台のhybridNETBOXで複数の送信信号と受信信号を生成できるため、アレイベースのMIMOまたはバスベースのシステムのテストと評価に最適です。hybridNETBOXは、テスト対象のデバイスの機能とキャリブレーションを確認する自動化された方法でコンポーネントとサブアセンブリをテストするためのATEアプリケーションに適しています。

オペアンプのAC開ループゲインがAWGとデジタイザを使用して測定されているソースレスポンス測定の簡単な例を考えてみましょう。

テスト回路を図29に示します。

このテストでは、AWGからの微小なAC波形を、テスト対象のオペアンプの入力に適用します。アンプのゲインは非常に高いため、入力信号を減衰させる必要があります。10,000対1の抵抗性減衰器(R1およびR2)は、入力を80dB減少させます。増幅器U1は、テスト対象デバイス(DUT)です。U2は、DUTの出力で平均DCレベルを安定させる補助アンプです。AC開ループゲインは、周波数の関数として指定されます。入力波形は、テスト周波数の望ましい範囲にわたってフラットな周波数応答を持っている必要があります。その要件を満たす波形は、線形に掃引される周波数を持つ波形、または代替として、インパルス関数である可能性があります。AWGは、SpectrumのSbench 6 GUIソフトウェアを使用して、これらの信号のいずれかを生成するように簡単にプログラムできます。Sbench 6を使用すると、標準関

数や数式を使用して波形を作成したり、デジタイザやオシロスコープからインポートしたりできます。この場合、100Hzから100kHzまでの正弦波掃引は、方程式を使用して1秒の掃引時間で作成されます。掃引正弦波は、インパルス関数よりも広いダイナミックレンジを提供するために選択されています。スイープ信号がテスト回路に適用され、デジタイザがスイープの期間にわたって回路出力を測定します。

この結果は図30のようになります。

左上のグリッドは、1秒間の掃引正弦波入力信号を示しており、時間の経過に伴う振幅の平坦性を確認しています。Sbench 6の信号処理機能には、高速フーリエ変換(FFT)の計算が含まれています。FFTは、スペクトラムアナライザのように、信号の電力と周波数を表示します。右上の波形には、100Hzから100kHzまでのフラットな周波数応答を検証する入力信号のFFTが含まれています。減衰した入力信

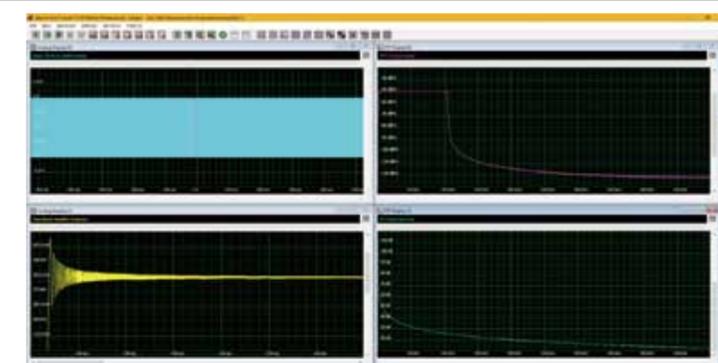


図30. AC開ループゲイン測定の4つの主要なステップ。信号生成(左上)、入力信号周波数範囲検証(右上)、出力信号取得(左下)、およびAC開ループゲインである

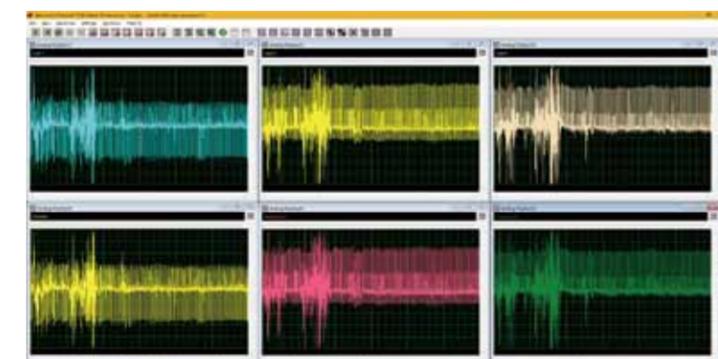


図31. 3線式ホルター ECG レコーダを使用した記録・再生テストの例。上の3つのトレースは、リード1～3から取得された波形です。この信号はコピーされ、3chのAWGチャンネルで再生されます

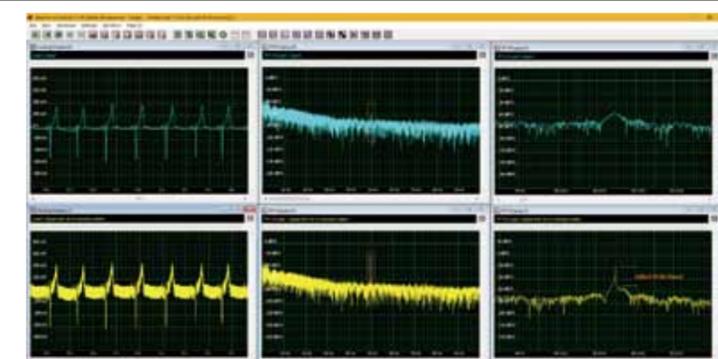


図32. リード1ホルター信号への50Hz干渉信号の追加

号に対するオペアンプの応答は、左下の波形に示されています。出力信号のスペクトル表示は、80dB減衰器の振幅補正を含む右下の波形に表示されています。このスペクトルビューがAC開ループゲインです。これは、100Hzから100kHzまでのACゲインを示しており、最大ACゲインは112dBです。振幅は、オペアンプに期待されるオクターブあたり-6dB、またはディケードあたり-20dBの周波数でロールオフします。信号源と信号取得ハードウェアの両方を含む hybridNETBOXにより、このテストが容易になります。最大8チャンネルのAWGとデジタイザを使用すると、最大8つの並列テストを同時に実行することが可能になります。

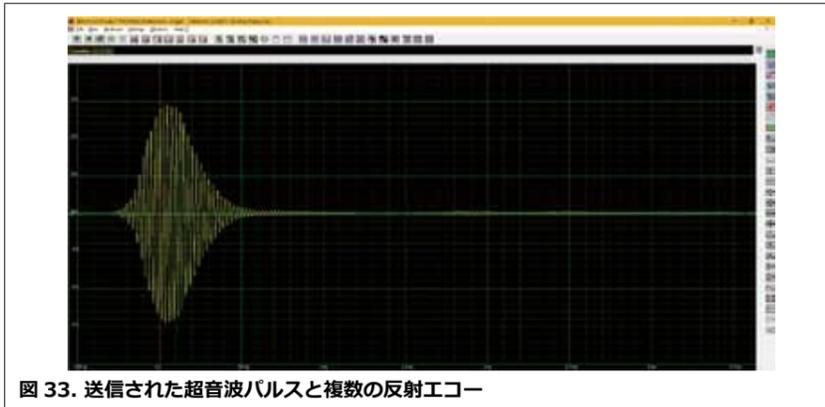


図 33. 送信された超音波パルスと複数の反射エコー

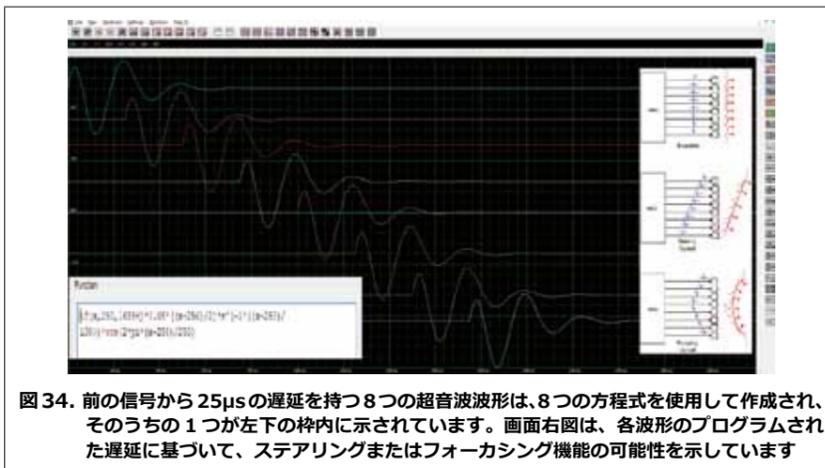


図 34. 前の信号から 25µs の遅延を持つ 8 つの超音波波形は、8 つの方程式を使用して作成され、そのうちの 1 つが左下の枠内に示されています。画面右図は、各波形のプログラムされた遅延に基づいて、ステアリングまたはフォーカシング機能の可能性を示しています

記録・再生アプリケーション

hybridNETBOX のもう 1 つの便利な機能は、1 つ以上の信号を取得し、不足しているサブアセンブリの代替としてその信号を再生・シミュレーションする機能です。例として、3 線式ホルターレコーダから心電図信号を取得して再生することを検討します。これにより、患者がデバイスを装着していなくても回路の試験を行うことができます。事前に記録された信号のライブラリは、このシミュレーション機能を拡張します。図 31 に例を示します。

上の 3 つのトレースは、レコーダのリード 1 ~ 3 から取得された信号を示しています。これらのトレースは、Function、Function_01、Function_02 として指定された AWG チャンネルにコピーされます。取得したチャンネルは、AWG を介して出力される前に、SBench 6 のフィルタリングおよび信号処理機能を使用して改善することもできます。

同様に、異常をこれらの信号に導入して AWG チャンネルに転送し、オンデマンドで出力することができます。図 32 は、リード 1 信号への 50Hz の異常の追加を示しています。

元のリード 1 信号は、個々の心周期を確認するために水平方向に拡大された左上の波形に表示されています。信号全体の FFT が上部中央の波形に表示されます。

右上の波形は、約 50Hz の FFT の水平方向に拡大されたビューを示しています。元の信号には小さな 50Hz 成分が含まれていることに注意してください。左下の波形は、0.1V、50Hz の異常が追加された同じリード 1 信号を示しています。50 Hz の異常を伴う信号の FFT は、中央の波形に表示されます。オレンジ色の枠は 50Hz を示し、異常が追加されたために振幅が増加したことを示しています。右下の波形は、FFT を水平方向に約 50Hz 拡大します。50Hz 干渉の振幅の増加がマークされ注記されています。再生前に取得した信号を変更する機能により、ユーザはオンデマンドでフィルタリングおよびエラー訂正回路の有効性を評価できます。

エコーレンジングとロケーション

レーダ、ソナー、LIDAR、超音波などのレンジングとロケーションに「エコー」信号を利用するアプリケーションは、hybridNETBOX の機能に適合しています。AWG 信号ソー

スはこれらの複雑な信号を生成でき、16 ビットデジタイザは図 33 に示すようにエコー信号を表示するために必要なダイナミックレンジを提供します。

これは、距離計から取得された 40kHz の超音波パルスとそれに続くエコーです。エコーパルスの振幅は、送信されたパルスよりも約 36dB 低いいため、波形で視覚的に識別できます。但し、実際の信号は一般的にははるかに低い信号です。

hybridNETBOX の 16 ビット振幅分解能は、エコー信号が送信信号よりもはるかに低く、低振幅エコーを生成または検出するためにダイナミックレンジが必要なこのようなアプリケーションで重要です。

複数のエコーは、超音波トランスデューサの指向性が低いからです。すべてのエコーロケーションおよびレンジングアプリケーションはこの問題を経験し、トランスデューサまたはアンテナのフェーズドアレイを使用して指向性とゲインを改善しようとします。

hybridNETBOX は複数の送信信号を

生成し複数のチャンネルを受信できるため、これらのアレイベースのシステムのテストと評価に最適です。複数の信号が生成され、トランスデューサアレイに供給される超音波イメージングシステムについて考えてみます。個々の信号の遅延と減衰を調整することで、トランスデューサアレイの出力を制御できます。フェーズドアレイシステムは、RF 信号用のアンテナであり、超音波トランスデューサであり、Multiple-Input Multiple-Output (MIMO) システムの一般的な形式です。マルチチャンネル AWG は、これらのシステムを駆動するために必要な信号を提供し、送出された信号のステアリングを可能にします。同様に、マルチチャンネルデジタイザは送信信号の受信をサポートします。8 素子の超音波フェーズドアレイ伝送システムの基本的な信号コンポーネントを図 34 に示します。

多数の送信波形の作成は、図 34 の左下の挿入図に示すように、SBench 6 プログラムの数式エディタを使用して簡単に実行できます。個々の波形は、振幅変調された 40kHz の正弦波です。8 つの波形それぞれは前の波形から 25 µs 遅れています。

モジュレーションエンベロープは、アタックタイムを制御する合計ランプと、ディケイタイムを決定する指数要素で構成されます。これらはすべて 10MHz のレートでクロックされ、各波形は AWG の 512 MS メモリの 16K サンプル (kS) を使用します。長い波形メモリは、与えられたサンプルレートに対して出力アナログ波形の持続時間を決定するために重要です。

8 つの信号が位相調整されてトランス

デューサに同時に到達する場合、図 34 の右側の挿入図に示すように、均一またはブロードサイドの波面が伝搬されます。超音波音響変換器アレイからの送信信号は、個々の駆動信号を順次遅延させるように配置することによって操作することができます。トランスデューサによって送出される球面波面は空間的に遅延され、この例では送信信号が下向きになります。

同様に、右図の下に示されているように、駆動信号がアレイの外側から内側に遅れる場合、ビームは中心に向かって集束させることができます。これらのフェーズドアレイは、非機械的手段による放射ビームの操縦と移動を可能にします。この例の波形は、ステアリング機能を実装しています。遅延に加えて駆動信号の振幅を調整すると、他の効果を得ることができます。AWG ユーザは、波形の特性とタイミングを完全に制御でき、放出される波面を完全に柔軟に制御できます。

まとめ

ここで紹介した例は、スタンドアロンまたは完全に統合されたテストシステム内でプログラムされた機器として使用でき、単一の機器で信号源と測定機器の両方を提供する hybridNETBOX の能力を提供します。

リファレンスドキュメント：
SPECTRUM 社 Application Note：
Source-Response-Testing with
AWGs and Digitizers combined in
one instrument

hybridNETBOX ラインナップ				
モデル名	A/D サンプル	D/A サンプル	チャンネル数	分解能
DN2.813-04	40MHz	40MHz	4+4 ch	16bit
DN2.803-08	40MHz	40MHz	8+8 ch	16bit
DN2.816-04	125MHz	125MHz	4+4 ch	16bit
DN2.806-08	125MHz	125MHz	8+8 ch	16bit
DN2.827-04	180MHz	625MHz	4+4 ch	16bit
DN2.822-04	250MHz	625MHz	4+4 ch	16bit
DN2.828-04	400MHz	625MHz	4+4 ch	14bit
DN2.825-04	500MHz	625MHz	4+4 ch	14bit

表 2. Spectrum 製 hybridNETBOX の製品ラインナップ



TECHNOLOGY

SOSAテクノロジーは レガシー戦闘機に新たな命を与える



はじめに

陸軍、空軍、宇宙防衛技術で知られる主要な防衛航空宇宙の元請業者は、防衛航空宇宙市場の需要を予測することにより最先端の技術を提供し続けています。請負業者のエンジニアは、ビジョンを具体的なソリューションとして実現するために信頼できるテクノロジーパートナーと協業することが重要であることを認識しています。たとえば、最近、請負業者は国防総省(DOD)に、F/A-18およびその他老朽化した戦闘機の寿命を延ばす Sensor Open Systems Architecture (SOSA)スタンダードに準拠した多機能プロセッサ(MFP)を提案したいと考えていました。

請負業者との協業

MFPは、最先端のシグナルインテリジェンス(SIGINT)、電子戦(EW)、インテリジェ

ンス、監視および偵察(ISR)の次世代アプリケーションに対するF/A-18のニーズを満たします。また、DODの厳しいサイバーセキュリティ要件を満たしながら、より高速な処理性能、拡張されたランダムアクセスメモリ(RAM)機能、および優れたデータストレージを提供します。

実際には、これはほとんどの航空宇宙防衛サプライヤーにとって難しい要求です。しかし、請負業者の長年の技術パートナーであるAbaco Systems社は、このアップグレード要求を依頼されたとき最高成長責任者のJohn Muller氏は驚きませんでした。アラバマ州ハンツビルに本社を置く同社は、高機動砲兵ロケットシステム(HIMARS)プラットフォームの膨大な量の技術的作業をサポートするなど、請負業者との協業の信頼関係を構築していたからです。

「請負業者は常に次のシステムに必要なものを推進しています。」とMuller氏はいいます。「技術的なビジョンに到達する

SOSAは米国国防総省の主導による米国海軍・陸軍・空軍で利用するためのVPX COTSボードの共通化規格であり、近年その運用に向けた動きが活発化してきています。COTSボードメーカー各社はSOSAに準拠したVPXボードをリリースしており、シャーシメーカーやバックプレーンメーカーと共同でSOSAに向けたソリューションを紹介しています。

ために、技術的に最も高度なコンポーネントを探しています。」

SOSA規格に準拠する最先端の設計

請負業者がAbaco社の営業担当者と主要なシステムコンセプトの目標を確認し、その後いくつかの打ち合わせを行った後、Abaco社は顧客のために埋めることができる技術的なギャップをすばやく特定しました。

「高レベルのモジュール性とカスタマイズオプションを備えたシステムコンセプトを実現できることはわかっていました」とMuller氏は言います。最初の話し合いから間もなく、Abaco社は、請負業者の高度な組み込みシステムのビジョンを実現するための推奨事項を提示しました。SOSAスタンダードに準拠するように設計された2台の堅牢なSBC3511 3U VPXシングルボードコンピュータが、AbacoのRAR15X高密度MIL-STD-1553およびARINC 429 XMCフロントI/Oモジュールのホストとして機能します。

「請負業者に評価用のハードウェアとファームウェアを提供した後、そのシステムエンジニアリングチームは、他社のソリューションよりも調整可能なオールインワンのソリューションである私達の提案を受け入れられました。」とMuller氏はいいます。「これは、請負業者が必要とする処理能力、メモリ、侵入防止サイバーセキュリティ、およびチップテクノロジーを提供します。さらに、ソフトウェア開発キットも提供しました。」

セキュリティを備えたパフォーマンス



SBC3511

SBC3511 シングルボードコンピュータは、請負業者の12スロット3U VPXシステム用のバックエンドプロセッサおよびサブシステムミッションコンピュータです。システムデータ処理のメインプロセスとして機能するSBC3511 3U OpenVPXの堅牢なシングルボードコンピュータは、高性能、高度なセキュリティ、および最先端の熱管理の独自の組み合わせを提供します。この性能は、動作周波数2.8 GHz、最大4.5 GHz(ターボブースト)、最大64GBのDDR4 RAMと最大256GBのnVME SSDで動作する新しいIntel Xeon E-2176M 6コア/12スレッドプロセッサ(旧称Coffee Lake Refresh)に由来します。

このカードには40Gbイーサネットデータプレーンも含まれており、マルチベンダーの相互運用性を最大化するために、高速相互接続を提供しSOSAスタンダードに準拠しています。

SBC3511には、高度なセキュリティ戦略を支援するために設計された一連のセキュリティ機能も含まれています。「ザイリックスのUltraScale+ フィールドプログラマブルゲートアレイ(FPGA)と、カード上のCPU、およびトラステッドプラットフォームモジュールとさまざまなセンサーを組み合わせるため、セキュリティと信頼のルートを他の多くのプラットフォームをはるかに超えて強化することができます。」とAbaco社の製品管理担当副社長であるPete Thompson氏は述べています。

RAR15X



RAR15Xは、単一カードで高密度のMIL-STD-1553およびARINC 429チャンネルを提供し、SWaPの削減に役立ちます。最大4チャンネルのデュアル冗長多機能MIL-STD-1553と最大18チャンネルのARINC 429に加えて、オプションのフロントまたはリアI/O接続を備えたXMCカードで汎用アビオニクス機能を提供します。

I/Oのオンボードファームウェア、大容量データバッファ、および高レベルAPIが統合されており、ARINCバストラフィックの監

視と生成に完全な柔軟性を提供します。同時スケジュールおよびバーストモード(FIFO)メッセージングは、すべてのARINC 429送信チャンネルでサポートされています。各ARINC 429受信チャンネルは、ラベル/SDIフィルタリングとともに、専用モードとバッファモードの同時ストレージを提供します。さらに、Abaco社は開発を簡素化および加速するための直感的なWindows GUIツールを提供します。

将来のオプション

今日、請負業者は概念実証MFP(Multi-Function Processor)システム開発の準備をしています。新しいMFPにより、固定翼プラットフォームと回転翼プラットフォームが通信し、将来のネットワーク化された戦場でミッションクリティカルな機能をより効果的に実行できるようになります。

Muller氏は、MFPシステムの開放性により、F/A-18やその他の戦闘機の機能が向上し、プラットフォームに移植できる一般的なアーキテクチャスタンダード、ミッションキット、ミッションアップグレード、テクノロジーインサートキットに簡単に対応できるようになると期待しています。

「DODは、プラットフォームレベルの影響を最小限に抑えながら、何十年にもわたって新しいテクノロジーをアップグレードするための優れた機能を獲得しています。」とMuller氏はいいます。「この機能により、EOLや特定のOEMベースのソリューションに固定されていた過去の製造メーカの減少が緩和されます。」



リファレンスドキュメント:

Abaco Systems社:
Legacy Fighter Gets New Life From Technology Aligned with SOSA Standard

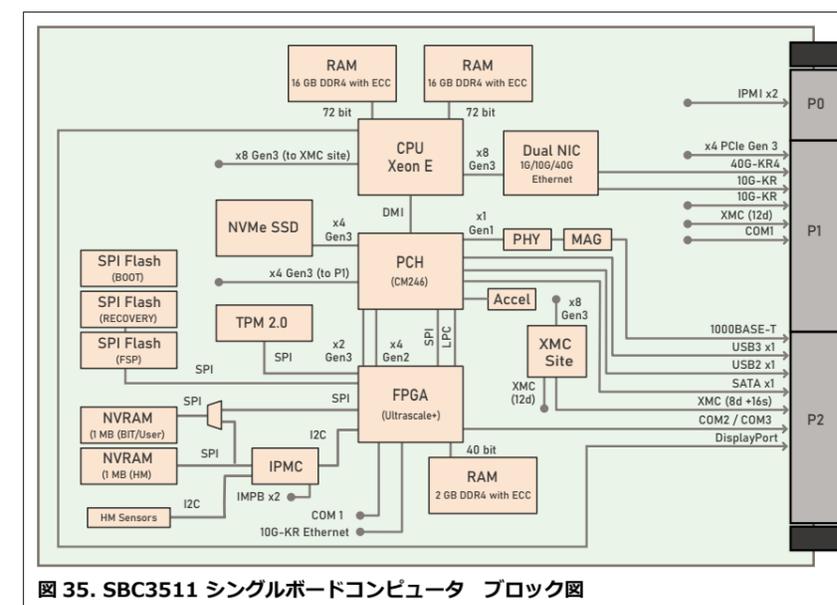
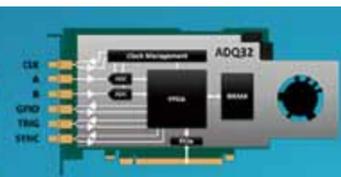


図 35. SBC3511 シングルボードコンピュータ ブロック図

超高速デジタイザによる P2Pストリーミング

New Ultra-fast Digitizer get a boost with peer-to-peer streaming

Realize the performance benefits to be gained from peer-to-peer (P2P) streaming.



はじめに

科学研究施設で実験をしている人や、最新の超高速デジタイザの限界にあるハイエンドのサンプリングアプリケーションを使用している人は、ピアツーピア (P2P) ストリーミングから得られるパフォーマンス上の利点をすぐに理解することができるはずです。P2Pストリーミングは、ホストとそのローカルメモリ間でデータが調停されるのではなく、PCバックプレーンの拡張カード間で直接データを転送できるようにします。P2Pストリーミングはデータスループットを最大化し、ターゲットインターフェイスのピークスループットレートを達成します。この場合、スループットはPCIe仕様約7.5GB/secとなります。

高速デジタイザシステムにおける考慮事項

最新のデジタイザは、大量のセンサーデータをオンデマンドで配信します。12ビット分解能のデュアルチャネルデジタイザであるADQ32は2.5GHzでサンプリングし、最大60 Gbps (または7.5 GB/s) の速度でデータを生成します。言い換えれば、毎秒2本の長編HD映画に相当するデータを生成できることを意味します。この様に見ると、それほどの膨大なデータ量を処理

できることは非常に魅力的な機能です。しかし同時に、これはエンジニアとデータサイエンティストが同様に直面する問題の大きさを浮き彫りにします。このような高いデータレートは、信号処理の困難さの問題を引き起こします。急速に変化する信号で運ばれる小さな信号を識別するのは困難です。デジタイザは、標準のPCバックプレーンの範囲内で簡単に処理できる量よりも大量のデータを定期的に出力します。では、そのようなデータをリアルタイムで操作または保存するにはどうすればよいでしょうか。その疑問に答えるために、デジタイザシステムの基本を検討します。

データキャプチャとデータ処理は、データ取得システムを構築する際に考慮すべきデジタルキャプチャの2つの側面です。設計者は、デジタイザ内でデータを処理することを望む場合があります。アプリケーションの処理要求が重い場合があり、その時点でデータ転送が必要になります。アーキテクチャの選択は、システムに適用されるデータリンクテクノロジーに大きな要求を課す可能性があります。この記事では、データリンクの落とし穴についての洞察を提供し解決策を明示します。

特記事項：

この記事では、PCIe Gen 3.0を備えたADQ32デジタイザに焦点を当てています。

近年のデジタイザのサンプリングレートは飛躍的に加速し、現在では10GSPSを超えるA/Dコンバータがリリースされています。仮に、8bit、5GHzでサンプリングした場合は5GB/secのデータレートとなり、12bitでサンプリングした場合には1サンプルが2バイトとなるため10GB/secの超高速データを取得する必要があります。ここでは、高サンプリングレートのデジタイザを使用したストリーミング手法を解説します。

また、x8レーンのデータリンクが使用されていることを前提としています。より高速でコストのかかるリンクオプション (x16など) は存在しますが、現時点では、このようなサポートを提供しているPCマザーボードはほとんど無い為ここでは検討しません。

ここで学ぶこと

- PCIeデータ転送の落とし穴：最大スループットがホストアーキテクチャ、プロトコルコーディング、およびペイロードサイズによってどのように影響を受けるか
- リンク遅延とデータスループットのトレードオフ：データ構造がどのようにシステムパフォーマンスに影響するか
- P2Pストリーミングの利点：可能な限り最高のスループット、DMA同様のデータ転送オプション
- オープンFPGAの利点：設計目標に関係なく、オープンFPGAデジタイザはP2Pの成功に不可欠です

P2Pアプリケーションの例

- 質量分析
- ソフトウェア無線
- LIDAR深度検知システム
- 分散型光ファイバーセンシング
- 掃引光源光コヒーレンストモグラフィ (SS-OCT)

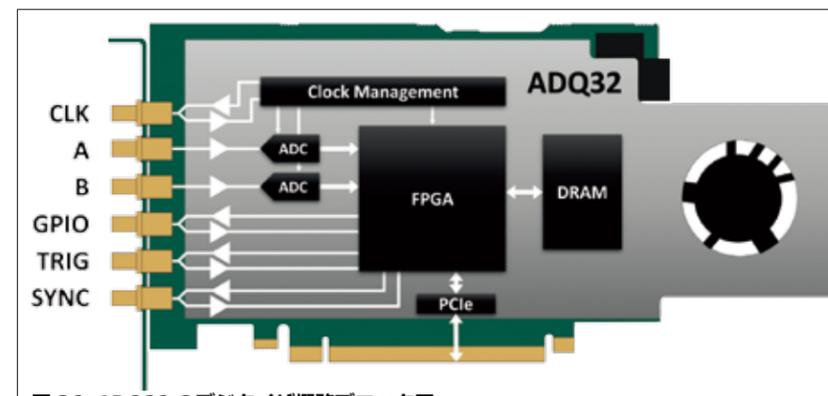


図 36. ADQ32のデジタイザ概略ブロック図

汎用デジタイザアーキテクチャ

最新のデジタイザ (図36) は複数のタスクを高速で実行します。常にそれらは多数のプログラム可能な入力チャンネルを提供します。それぞれが外部センサーと検出器に接続されています。入力信号は、個別のサンプルポイントで、サンプルクロックによって決定される周波数で同期的にサンプリングされます。複数のデジタイザを単一のクロックに同期させることができるため、ラック間で重要な信号の位相関係を維持できます。アナログフロントエンド (AFE) に加えて、主な機能ブロックには数ギガバイトのローカル高速メモリ、FPGA、および出力データインターフェイスが含まれます。ADCによって生成された生データはリアルタイム処理に利用でき、デジタイザ自体のローカル処理ブロックによって最適に処理されます。FPGAは、クロック生成、メモリ管理、データフレーミング、タイムスタンプなどを含む多数のプログラム可能なサポート機能を提供します。

さらに、JESD204BやライセンスフリーのESistreamシステムなどのADCへの高速「短距離」データリンクを介して、最新のA/Dコンバータ (ADC) の生のサンプルレートをサポートします。ただし、アプリケーション固有の信号処理要件と市場のさまざまな経済的要求とのバランスを考慮すると、オンボードFPGAのパワーが十分でない場合があります。このような場合、ユーザは追加の外部信号処理を利用して開発することができます。これは、P2Pストリーミングに対する現在の市場の関心を高めています。

外部信号処理

過去10年間で、人工知能 (AI) や自律的な未来のモビリティなどの業界のメガトレンドに牽引されて、並列処理が大きく前進しました。これにより、コストが急速に低下しグラフィックプロセッサ (またはGPU) のパフォーマンスは向上しました。当然のことながら、デジタイザのユーザは、GPUを活用して彼らのプロジェクトで生成された膨大な量のデジタルデータをふるいにかけることに精通しています。さらにPCIeインターフェイスにより、拡張外部デジタル信号処理 (DSP) の提供が容易になります。ただし、GPUのリソースを最適に使用するには、PCIeバックプレーンインターフェイスシステムの動作の基本原則を理解する必要があります。

高速サンプリングデータの転送

- 最新のデジタイザは、PCバックプレーンの限界に近いデータレートおよび限界を超えるデータレートでサンプリングします
- 例えばADQ32、デュアル12ビットx 2.5GHzサンプリング = 7.5 GB/s
- PCIe ver.3.0は理論的に <7.87GB/s (x8レーン) をサポートします
- 最適化されたPCIe v.3.0 x8システムのベンチマークは、スループット (> ~ 6.25 GB/s) がほとんど得られないことを示しています
- バックプレーンはデータ転送のボトルネックとなります

PCIeデータ転送のバックボーン、理論と実践

Peripheral Component Interface Express (PCIe) は、ポイントツーポイントの高速シリアル差動インターフェイスです。これは、ソリッドステートメモリモジュール、グラフィックス、および周辺機器カードをルートコンプレックス (またはプロセッサホスト) に接続するために使用される最新のPCの標準拡張バスです。バージョン3.0は、現在、8 GT/s (1秒あたり80億回の転送) をサポートする主要なオプションであり、レーンあたり985 MB/sの総スループットレートに相当します。PCIe v3.0スロットは、x1、x4、x8、および最大x16レーンをサポートし、15.75 GB/sの最大P2P転送速度を提供します。ただし、この理論上の速度は組み込みプロトコルレイヤー、エンコード、およびパケット化を考慮することで減少します。

データスループットの課題に直面しているエンジニアなら、PCIeインターフェイスとベンチマークシステムの厳しい制限を理解することは容易です。リンク設計の詳細は特定のハードウェアの奥深くに埋め込まれ、ハードウェアの相互依存性の影響を受けることが多いためこれは依然として困難です。このため、ベンチマークは依然として学者の領域です。ここでは、実際のPCIeの技術的要点に関するすばらしい洞察がNeugebauer1 Et al.(2018)によって提供されています。これは、特にリンクがホストプロセッサによって調停されている場合に、リンク帯域幅に影響を与える複数の要因を示しています。エンジニアにとって最重要事項は、2つの主要なリンクパフォーマンスメトリックです。

- スループットは転送されるデータの上限を設定します。制限を超えると、何らかのローカル前処理とデータ削減が要求されます (圧縮、平均化、デシメーションなど)。
- レイテンシは、ディスクリットデータブロックが転送される最小時間を決定します。レイテンシはフィードバック制御システムで重要であり、多くの科学実験が直面している大きな問題の1つです。

PCIeを使用すると、複数のホストを1つのPCシャーシに常駐させることができ、各

ホストがルートコンプレックス内のリソースを呼び出そうとする場合があります。原則として、図37に示すように、適切なデータペイロードサイズでは、PCIeを介した7GB/sを超えるピアツーピア通信が可能です。実際、7.5GB/sも達成されています。

プロットは、データレコードの長さがスループットに影響を与えることを示しています。レコード長が256サンプル未満の場合、データレートは急速に低下すると結論付けることができます。したがって、アプリケーションに最小のレイテンシ要件がない限り、256サンプルのペイロードは有用な最小レコード長であり、有用な経験則です。次のセクションでは、ここに示されているスループット特性の背後にあるものについて説明します。

PCIeとは何か？

- Peripheral Component Interconnect Expressの略です
- 2003年にIntel、Dell、HP、IBMによって開発されました
- シリアル化されたマルチレーン、P2PデジタルデータリンクがパラレルPCIバスに取って代わりました
- PCIe v3.0が現在の主流です
- レーンあたり985MB/sのリンクレート

PCIeバックプレーンソリューションの設計

Teledyne SP Devices社の最新のデジタイザであるADQ32は、60 Gb/s(または= 7.5GB/s)のピークサンプルレートでデータを生成します。ただし、ボードの出力データレートは最大7GB/sまでしか評価されていません。これは、リアルタイムのデータレートとデータリンク速度の不一致を強調しています。克服する必要があるのは基本的な制限であり、データ削減を実行するためにデジタイザのローカル前処理が必要です。Teledyne SP Devices社は、FPGAの空きリソースを提供することでデータレートの削減を実現します。フィールドプログラマブルゲートアレイ(FPGA)は、デジタイザにかなりの柔軟性とプログラムの可能性を提供します。これは、データメモリを簡

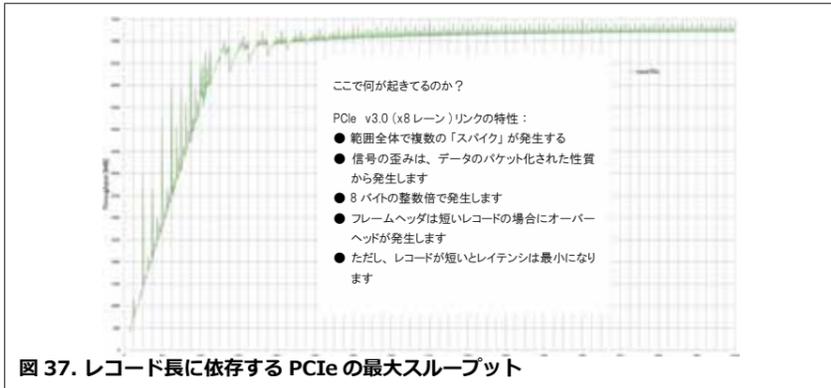


図 37. レコード長に依存する PCIe の最大スループット

単に組み込むことを可能にし、重要な短期間のデータバッファを提供します。また複雑なタイミングおよびデータフレーミングタスクを管理します。

さらに、FPGAを使用すると広範なローカル信号処理とカスタムコーディング(アルゴリズム)を適用できます。フィールドプログラマビリティは、長期的かつ継続的な製品メンテナンスのための「オンデマンド」フィールドアップデートの利点も提供します。

FPGAのパフォーマンスが特定のアプリケーション信号処理のニーズを満たさない場合でも、システムに大きな利点があります。FPGAは、Teledyne SP Devices社のP2Pテクノロジーの開発を容易にし、リモートGPUへのデジタイザの接続を簡素化します。多くの業界は、費用効果の高い並列処理を提供するGPUの利用に関してかなりの専門知識を持っています。彼らは、CUDAと組み合わせたC、C++などのプログラミング言語に精通しています。一方、FPGA開発はVHDLやVerilogなどの高度に抽象化されたハードウェア記述言語(HDL)を理解する必要があります。これは専門エンジニアの領域です。

ADQ32 デジタイザの特徴：

- デュアルチャンネル12ビットサンプリング
- 1GHzアナログ信号帯域幅
- サンプリング周波数2.5GHz
- 8GBオンボードデータメモリ
- 内部および外部トリガサポート
- 統合されたP2Pストリーミング@7GB/s
- ユーザーコード用のプログラマブルFPGA

データ信号処理の選択肢

PCIeベースの超高速デジタイザを導入する場合、データ信号処理の方法には2つの選択肢があります。

1. コンパクトで効率的なローカルオンボード信号処理
2. 柔軟なP2Pリモート信号処理

それ以外の方法としてホストCPUを使用した信号処理がありますが、データスループットを大幅に制限し超高速信号処理に適していないため選択肢からは外れます。ちなみに、アプリケーションに最適なアプローチを迅速に特定することは、Teledyne SP Devices社のエンジニアが専門とする分野です。特定のアプリケーションに最適なアプローチをお客様にアドバイスさせていただきます。

これらの方法について説明します。

● ローカルオンボード信号処理

最もシンプルで経済的なデジタイザアプローチは、図36で示したものです。

Teledyne SP Devices社のデジタイザは、常に包括的な組み込み機能のセットを提供し業界標準のバックプレーンへの統合を容易にします。すぐに使用できるこのソリューションは費用効果の高い完全なソリューションです。これは、オンボードのデータ変換、(ローカルメモリへの)データ取得、および(FPGAの)信号処理を提供します。さらに、デジタイザリソースには、ユーザが定義したアルゴリズムを実装するためのプログラマブルFPGAが含まれています。ユーザFPGAリソースは、データ削減をターゲットにして出力データレートをPCIeリンクの限られた帯域幅に適合させ

るのに役立ちます。これにより、ホストCPUリソースの負荷も軽減されます。多くのアプリケーションでは、結果データのみをホストに転送して表示する必要があります。

ADQ32デジタイザのFPGAは、データ処理に不可欠です。ただし、その固定数の並列処理要素が信号処理の複雑さに上限を課す状況が存在します。例えば、広く使用されている高速フーリエ変換(FFT)で、長いFFTの実装で問題が発生する可能性があります。この場合は、外部PCIe GPU拡張カードを追加することを検討する必要があります。

● ホストへのデータ転送

デジタイザとGPU間のデータ転送の最も簡単な方法は、デジタイザからPCIe経由でPCメモリ(PCRAM)に直接データをコピーすることです。そのバッファリングされたデータは、PCIeを介してGPUに転送する前にホストCPUによって処理することができます(図38)。このアプローチは、独自のデフォルトバッファを使用して動作するすべての標準ドライバと互換性があります。

但し、この方法は面倒で時間がかかるプロセスであり、ホストCPUリソースに最大の負荷がかかります。事実上、リンクスループットが与えられると、PCはデータフロー管理専用になります。より効率的なアプローチの詳細を図39に示します。

ここでは、単一の共有された転送バッファが使用されています。固定されたバッファは各ドライバによってアクセスされ、ホストが行うデータコピープロセスを排除します。システムリソースの需要は低下しますが、このアプローチは完全にサードパーティの協力に依存しています。

しかし、ホストリソースには依然として大きな負荷がかかります。つまり、データ転送への究極のアプローチはホストの相互作用を完全に排除することです。これが、次に説明するP2Pストリーミングです。

● P2P(ピアツーピア)ストリーミング

ホストリソースの負荷を排除するには、PCIe固有のピアツーピアの性質を使用してPCIeファブリックのスイッチ機能を活用します。最新のモジュラーシステムアーキ

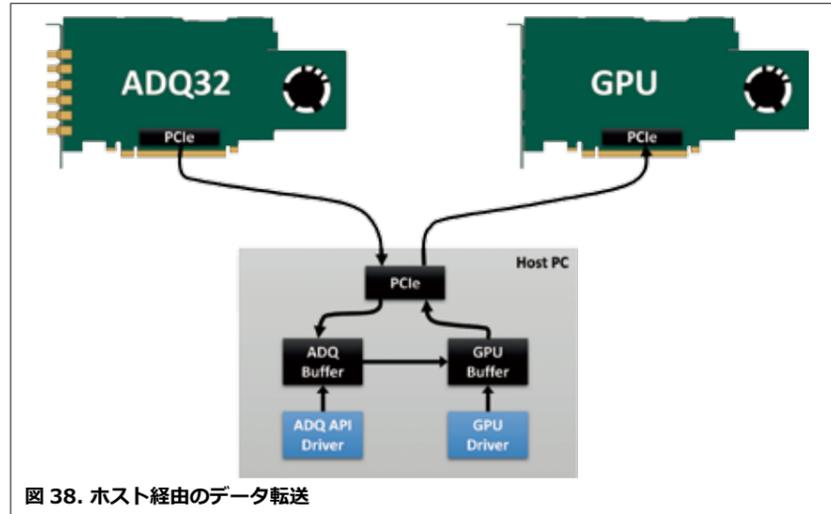


図 38. ホスト経由のデータ転送

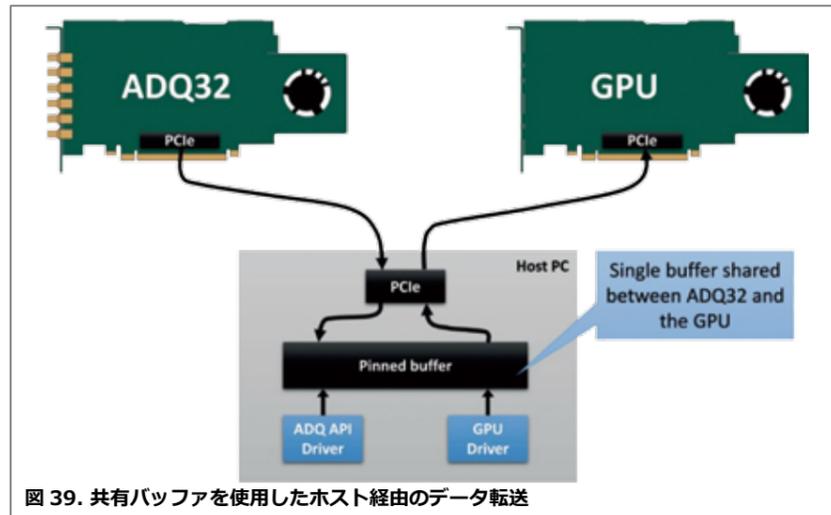


図 39. 共有バッファを使用したホスト経由のデータ転送

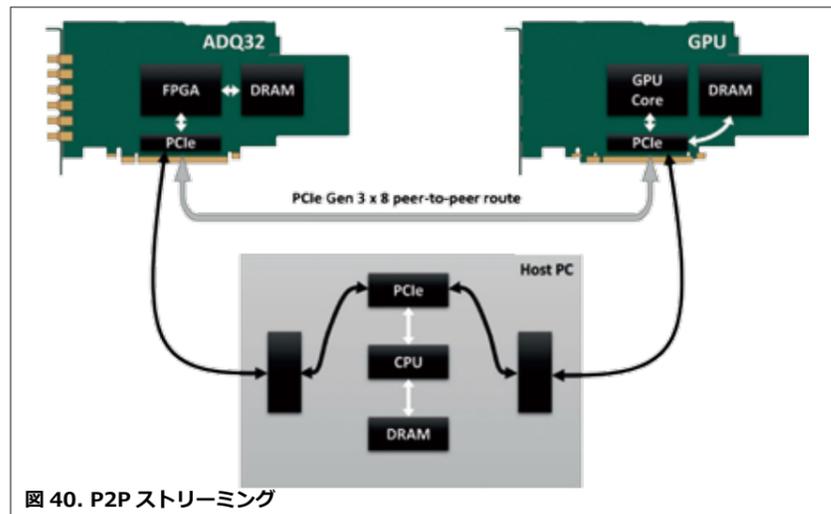
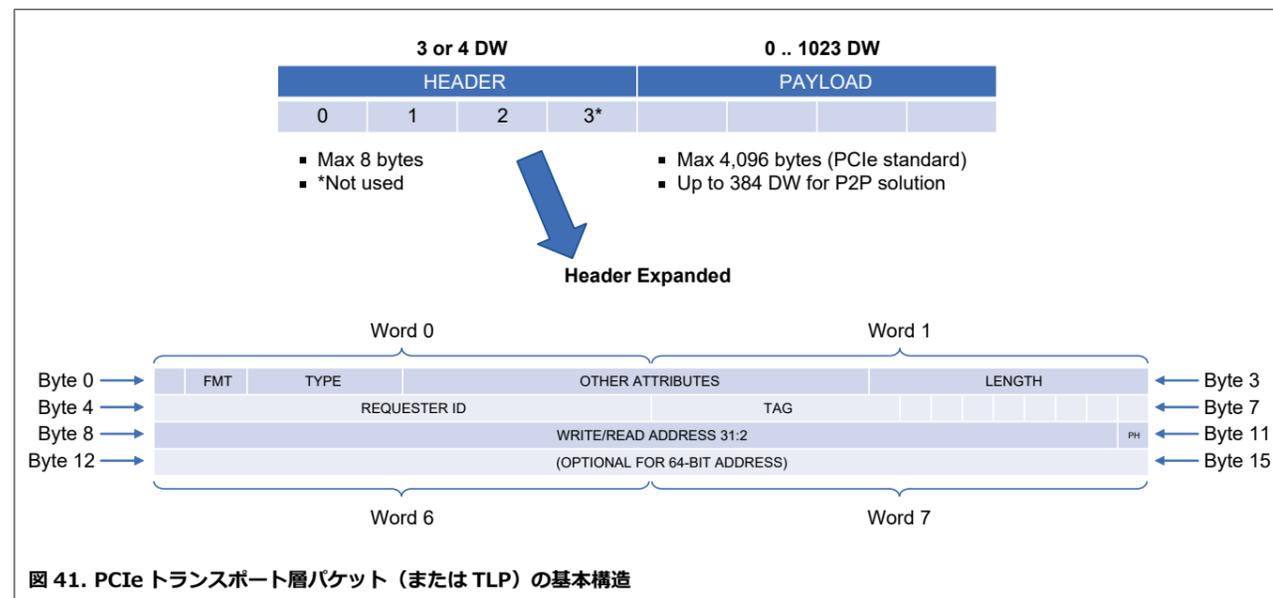


図 40. P2P ストリーミング

テクチャは、シリアル化されたポイントツウポイントのデータリンクを生成するアクティブなデータインターフェイスによりパフォーマンスを向上させます。

図40は、デジタイザとGPUカード間の

物理リンクがどのように確立されるかを示したP2Pストリーミングです。ホストはデータフローパスから完全に切り離されています。ただし、このリンクを可能にするには、いくつかのシステム上の考慮事項に対処



する必要があります。例えば PCIe カードの物理的な位置のような単純なものは、P2P 相互接続のパフォーマンスに影響を与える可能性があります。したがって、デジタイザと GPU カードは隣接するスロットを使用する必要があります。さらに、選択したスロットは、同じ PCIe スイッチファブリック内でスター接続されている必要があります。

PCIe データパイプを最大限に活用する

高速 P2P 転送の鍵は、次の手順を実行することで達成されるデータリンクの最適化にあります。

- 適切なデータレコード長を選択して、PCIe トランザクション (TLP フレーム) を最適化します。
- ターゲットアプリケーションに対してリンク帯域幅が不十分な場合に、データ削減アルゴリズムを実装します。
- リンクの両端がホストアービトラションなしで相互に通信することを確認します。この場合、適切な API とシステムドライバを開発する必要があります。

この実装を実現するために重要なのは、オープン FPGA の存在です。これは自律的なデータフローコントローラとして独自に機能します。

PCIe トランザクションとデータスループットの最適化

PCIe トランスポート層パケット (または TLP) の基本構造を図 41 に示します。

いくつかの主要な TLP ヘッダーフィールドが示されていますが、3 つまたは 4 つのダブルワード (DW) で構成されていることを示す以外は細かな部分にとられることはありません。このうち、最初の (バイト 0) は、TLP とそのデータペイロードの効果的な動作を定義するフォーマット (FMT) フィールドと TYPE フィールドの両方を提供するため最も重要です。Teledyne SP Devices 社は、最適な P2P データストリーミングに重点を置いて、TLP ペイロードパケットの長さを 256B または 512B に制限しています。これは、それぞれ Intel および AMD ベースのハードウェアで最適に機能します。

さらに、適切な TLP パケット長を選択すると、バッファサイズを最小限に抑えることができます。

ここでもう一度図 37 を参照すると、7.5 GB/s をわずかに下回るピークスループットが 512 または 768 サンプルの 2 つのレコード長で発生しています。デジタイザはワード (2 バイトペア) サンプルを生成することを思い出してください。ピークスループットは、次のいずれかで発生します。

- 512 サンプル (2 x 512Byte TLP)
- 768 サンプル (3 x 512Byte TLP)

これらは、データスループットを最大化するための最適な TLP (パケット長) です。これらの特定のレコード長は、PCIe パケット化の性質上、その他のデータペイロード TLP を使用するよりも優れていることに注意してください。最適なシステム応答時間は、一部のパケットデータの無効性を示すヘッダー LENGTH フィールド (Byte 3) を含む最大のペイロードパケット (フルレコード用) を使用することで得られます。これは、明らかに長い TLP が使用されているにもかかわらず、遅延の影響を制限するのに役立ちます。より長いレコードは常に複数の TLP に分散する可能性があり、特定のレコードの最終的な TLP のサイズはペイロードに一致するように変化します。レコードセットには適切な TLP (最後の TLP) が 1 つしかないため、レコード長が長くなると、スループットへの影響は小さくなります。最大スループットを得るためのデジタイザで予想される最小のデータバッファサイズは、通常 1 ~ 2MB の間で変化します。ただし、P2P ハードウェアの相互作用の遅延を考慮した実用的なバッファサイズは、常にレコード長の倍数に設定する必要があります。このオーバーヘッドは、2 つのシステムレベルの影響があります。

- ADQ32 がバッファフルマーカを書き込むための時間が発生する (短い遅延)
- アプリケーションがバッファフルマーカを検出し、処理をトリガーし GPU バッ

ファが新しいレコードの準備ができていないことを ADQ32 に報告するための時間を提供する (より実質的な遅延)

ADQ32 の複数のローカルバッファを使用することで、継続的な GPU P2P ストリーミングを保證できることは明らかです。

データレイテンシについて

レイテンシに対する主なシステムレベルの影響は、データバッファのサイズに起因します。各レコードは、ADQ32 バッファで利用可能になるとすぐに P2P ストリームとして転送されます。ただし、アプリケーション (GPU) は、バッファが書き込まれ、バッファフルマーカにフラグが立てられるまで、新しいレコードを認識しません。

レコードの一部にできるだけ早くアクセスすることが重要な場合は、レコード長よりも小さいバッファを使用します。さらに、不規則なトリガーイベントの場合、内部の定期的な時間間隔を設定して、バッファからデータを強制的にフラッシュすることができます。これにより、マーカにフラグを立てるのに十分なデータがトリガーされていない場合でも、埋めるためのクリーンなバッファが残ります。

ちなみに、マーカには、バッファのどれだけ新しいデータであるかをアプリケーションに示すバイト書き込みフィールドを含むメタデータが含まれています。したがって、定期的なフラッシングは、強力なトリガーの下で高スループットを目的として大きなバッファが使用されている場合でも、レイテンシを低下させます。

データ削減へのアプローチ

ADQ32 ファームウェアは、ユーザ定義の skip_factor によってデータを削減するために、単純なサンプルスキップアルゴリズムを実装しています。skip_factor を 10 に設定すると、10 個のサンプルごとに 1 つだけが保持され、サンプルクロックが 10 倍に効果的に分周されます。したがって、2.5 GHz のサンプルクロックは、250MHz の出力データレートを生成します。持続的な出力データレートを減らすためのアルゴ

リズムによる方法は他にもたくさんありますが、詳細は Teledyne SP Devices 社のドキュメントを参照してください。

オープン FPGA によるデジタイザの柔軟性

FPGA の有用性、特にそのオープン FPGA パーティションは、Teledyne SP Devices 社のデジタイザのユーザにとって大きな利点です。これで、多くの理由が明らかになるはずで

データ削減、TLP の最適化、およびピークスループットまたは最小遅延のいずれかに向けたパフォーマンスのスキューニングのいずれの場合でも。または、単に独自のデータ前処理を適用したり、シグネチャ分析を実行したりするだけで、オープン FPGA リソースは、究極の設計の柔軟性とシステム経済性を提供します。

その他のヒント

ADQ32 デジタイザをセットアップする際の 3 つのヒント：

- 一部の民生用マザーボードに注意してください。8 レーンまたは 16 レーンの PCIe スロットのように見えるものもそうでは無い場合があります。フルレート動作の場合、ADQ32 には電気的に 8 レーンスロットが必要です。
- ADQ32 カードと GPU カードが隣接するスロットに配置され、信号ルーティングが最短になることを確認し、両方のスロットが同じスイッチファブリックを介して接続されていることを確認します。
- これまでの経験から、Teledyne SP Devices のユーザは、AMD 製 Threadripper マザーボードが最高の持続スループットレートを提供していることを確認しました。



ADQ32 5GHz A/D ボード

まとめ

すべてのデジタイザアプリケーションが P2P ストリーミングを必要とするわけではありません。Teledyne SP Device 社のデジタイザは、サンプリングとオンボード信号処理を提供するために適切に構成されています。ただし、オンボード FPGA に十分な DSP パワーがない場合、P2P ストリーミングは、追加の GPU PCIe カードを活用して信号処理を強化するための迅速なルートを提供します。

データ転送を最大化するには、PCIe TLP の詳細を慎重に検討することが有益です。ここで説明したように、PCIe P2P 実装は、理論的には最大 7.5 GB/s のスループットをサポートできます。最新の ADQ32 デジタイザに P2P 対応の API が組み込まれ、業界初の Windows 互換の P2P ドライバと組み合わせることで、Teledyne SP Devices 社は P2P データストリーミングを容易にしました。この成果の秘訣は、ローカルのオープン FPGA リソースです。ローカルバッファ管理とデータパケットを可能にするリソース最適化を行い、データフレーミング / データ削減を処理してスループットを最大化します。これで、ホストの介入なしに PCIe リンクを最大限に活用します。オープン FPGA を使用すると、固定フォーマットのデータ変換ではなく、ユーザの用途は最大スループットまたは最小レイテンシのいずれかで利用することができます。本質的に、オープン FPGA は完全に柔軟なアルゴリズムの選択を可能にしユーザの柔軟性を高めます。オープン FPGA がない場合、残された選択肢は 1 つです。つまり、ホストシステムの利用可能なデータ転送帯域幅に一致するようにデジタイザのサンプルクロックを抑制することです。

リファレンスドキュメント：Teledyne SP Devices 社 WHITE PAPER: New Ultra-fast Digitizers get a boost with peer-to-peer streaming

新製品ピックアップ

ここでは今年の新製品をピックアップして紹介します。

- Spectrum社製 M5iシリーズ 高速A/Dボード
- Spectrum社製 M2p.7515-x4 デジタルIOボード
- RedRock社製 VPXストレージボードシリーズ
- Abaco社製 VPX370 VPX開発シャーシ
- Pentek社製 Model 8257A RFSoc開発用シャーシ



Spectrum社製 M5i.シリーズ 高速A/Dボード



M5iシリーズは、最大6.4GHz 12bit 2chでサンプリング可能な高速A/Dボードです。入力帯域幅は最大2GHzをサポートしており、超広帯域の信号取得に

M5i シリーズモデルラインナップ				
Model	分解能	1ch	2ch	帯域幅
M5i.3337-x16	12bit	6.4GS/s	3.2GS/s	2GHz
M5i.3321-x16	12bit	3.2GS/s	3.2GS/s	1GHz

適しています。入力レンジは±200mV ~ ±2.5Vでプログラマブルとなっており、オフセット機能を備えています。標準で4GB (2Gs/sample) のオンボードメモリを搭載しており、オプションで最大16GB (8Gs/sample) に拡張することができます。シングルショット又は連続ストリーミングモードにも対応していますので長時間の記

録が可能です。ホストインタフェースはPCI Express x16レーンを採用し、最大12.8GB/sのデータ転送をサポートします。また、SCAPPオプションを利用すればGPGPUへのダイレクト転送が可能となります。レーダ、LIDAR、高エネルギー物理学等のアプリケーションに最適です。

Spectrum社製 M2p.7515-x4 デジタルIOボード



M2p.7515-x4は、125MHz 32chのPCI Expressタイプ高速デジタル入出力ボードです。最大125MS/sのレートで高速デジタル信号を取得及び再生することができます。入出力の方向はソフトウェアによって切り替えることができます。オンボードメモリは1GBを搭載しており、FIFOモ

M2p.7515-x4仕様	
デジタルI/O	32ch TTL 入出力
サンプリングレート	1kS/s ~ 125MS/s
入出力レベル	3.3V 又は 5.0V TTL 互換
オンボードメモリ	1GB SDRAM
ストリーミング	FIFO モード (最大 700MB/s)
オプション	Star-Hub により最大 16 枚のボードを同期可能
ドライバ	Windows, Linux
フォームファクタ	PCI Express x4
動作温度	0 ~ +40°C

ドで使用することでデジタルデータを継続的にストリーミングすることができます。数時間単位の長時間記録にはオプションレコーダ『SKY-DAQ』が用意されています。また、M2p-Star-Hubオプションを使用す

るとM2pシリーズのA/DボードやD/Aボードと同期することができます。GUIソフト『SBench 6』によりデータ解析が容易に行えます。ASICやFPGAなどの各種LSIのテストや評価に最適です。

Red Rock社製 VPXストレージボードシリーズ



Red Rock製VPXストレージボードは、NVMe SSDを搭載したVPXタイプのストレージボードです。容量は最大32TBで、

VPX ストレージボードシリーズ				
モデル名	ストレージタイプ	容量	インタフェース	タイプ
RRT-3UVPX-NVME-QUAD-M2-A	NVMe M.2 SSD	15.36TB	PCIe x4	3U VPX
RRT-3UVPX-NVME-QUAD-M2-C	NVMe M.2 SSD	15.36TB	PCIe x4	3U VPX
RRT-6UVPX-NVMe-R-A	NVMe SSD	32TB	PCIe x4	6U VPX
RRT-6UVPX-NVMe-R-C	NVMe SSD	32TB	PCIe x4	6U VPX

TLC, MLC又はpSLCを選択することができます。VPXバックプレーン経由でPCI Expressインタフェースに対応しており、最大3.94GB/sのパフォーマンスでデータ転送が可能です。SOSAに準拠しており、

OpenVPXのFat Pipe (FP) PCIe x4を使用した高速転送が可能です。オプションでFIPS140-2, FIPS197, TCG Opalに対応します。航空機搭載など過酷な環境で使用することができます。

Abaco社製 VPX370 VPXボード開発シャーシ



VPX370は、Abaco Systems社製VPXボード開発用シャーシです。CPUボードを搭載しており、Abaco社のFPGAボードやI/Oボードの開発用プラットフォームとして

利用することができます。スロット1は、Intel Core i7プロセッサ、16GBのDDR3 SDRAM、1Gbイーサネットインタフェース、およびminiHDMIポートを介した単一のDVI/HDMIインタフェースを活用するシングルボードコンピュータ (SBC) 専用です。スロット2~6は、Abaco製のFPGA、GPGPU、RFSocボードなどのVITA 65 OpenVPX準拠の3U VPXカードを使用することができます。スロット7は、システムPCIeスイッチ専用で、システム内の任意のカード間のスロット間通信を可能にします。

VPX370仕様	
対応ボード	3U VPX
スロット数	7スロット
モジュールピッチ	0.8/0.85/1.0インチサポート
バックプレーンプロファイル	BKP-CEN07-15.2.3-3
冷却方法	エアクール
温度	0 ~ +55°C
電源	90 - 264VAC

Pentek社製 Model 8257A RFSoc開発用シャーシ



Model 8257Aは、SOSAに準拠した3U VPXボード開発用シャーシです。

PENTEK社のRFSocベースの「Quartzシリーズ」FPGAボードを使用したアプリケーション開発に最適です。このシャーシは省スペースのデスクトップフットプリントでModel 5550およびModel 5553に適

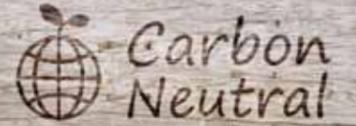
合する電力と冷却を提供し、必要なすべてのインタフェースにアクセスできます。多くのSOSA準拠システムは、アプリケーションの相互接続要件に固有のカスタムバックプレーンを使用して開発されます。Model 8257Aを使用することで、FPGAおよびソフトウェア開発者はシンプルな1スロットバックプレーンでRFSocハードウェアにすぐにアクセスすることができます。これにより、開発時間を短縮できます。Model 8257Aに組み込まれている強制空冷は、シャーシ内のコンダクションクーリングボードをサポートするように設計されています。これにより、デスクトップまたは実験室環境で、コンダクションクーリングボードを使用した開発が容易になります。

Model 8257A仕様	
対応ボード	3U VPX
スロット数	1スロット
RFSoc対応ボード	Model 5550, Model 5553
リアパネルI/O	RF : 2x SMA Gigabit Serial : 2x Optical MPO GigE : 1x RJ45
動作温度	0 ~ +50°C
電源	100 - 240VAC, 300W

展示会出展中止のお知らせ

新型コロナウイルス感染拡大防止の観点から、展示会への出展は当面の間中止することにいたしました。

地球温暖化を考える7



昨年11月の英国グラスゴーで開催された「COP26」国連気候変動枠組み条約第26回締約国会議で岸田総理は「脱炭素化」に向けたアジア各国への支援を約束しました。一方で日本国内の電力は約3割を石炭火力発電に頼っている状況であり、先進諸国からの批判は避けられない状況です。3月に福島県沖を震源とする地震が発生し、多くの家庭が電力を失いました。また、その地震による影響で発電所の復旧が遅れ、電力の使用を制限される状況になっています。現在、電気は日常に必要不可欠なものとなっており、電気が無いと日常生活に支障をきたす事がわかっています。ではどうすれば良いのか？地球の温暖化を考えるとCO2の排出量が多い石炭を使用するべきでは無いというのは当然の意見であり、それを実現するためにどうすべきかを考えなければいけないと思います。現代社会は便利な社会になっているようですが、そのほとんどは電力によって機能するものであり、電力が無い事でその全てが失われることも認識しておく必要があるようです。電力に代わる新たなエネルギーを作り出すことができれば良いですね。

受託開発

弊社ではソフトウェア・ハードウェア及びFPGAの受託開発も承っております。お困りの事がございましたらお気軽にご相談ください。
☛ sales@mish.co.jp

おわりに

テックジャーナルでは、これからも出来る限りお客様に有効となる情報を提供していきたいと思っております。今後ともどうぞよろしくお願いいたします。

『ミッシュ・テックジャーナル』次回発行をお楽しみに！

RFSOC RUGGED SOLUTION



PENTEK

Pentek社は、1986年にアメリカのニュージャージー州で設立された組み込みシステムのボードサプライヤです。リアルタイム信号処理のためのFPGAボードや高速A/D・D/Aボード、耐環境データレコーダ等、特にソフトウェア無線やレーダの無線信号処理用途に特化した技術力と設計能力はミリタリ産業で認知されています。



MISH

株式会社ミッシュインターナショナル

〒190-0004 東京都立川市柏町 4-56-1 TEL : 042-538-7650
e-mail : sales@mish.co.jp URL : <https://www.mish.co.jp>

