

## 8 チャンネル OpenVPX ビームフォーミングシステム

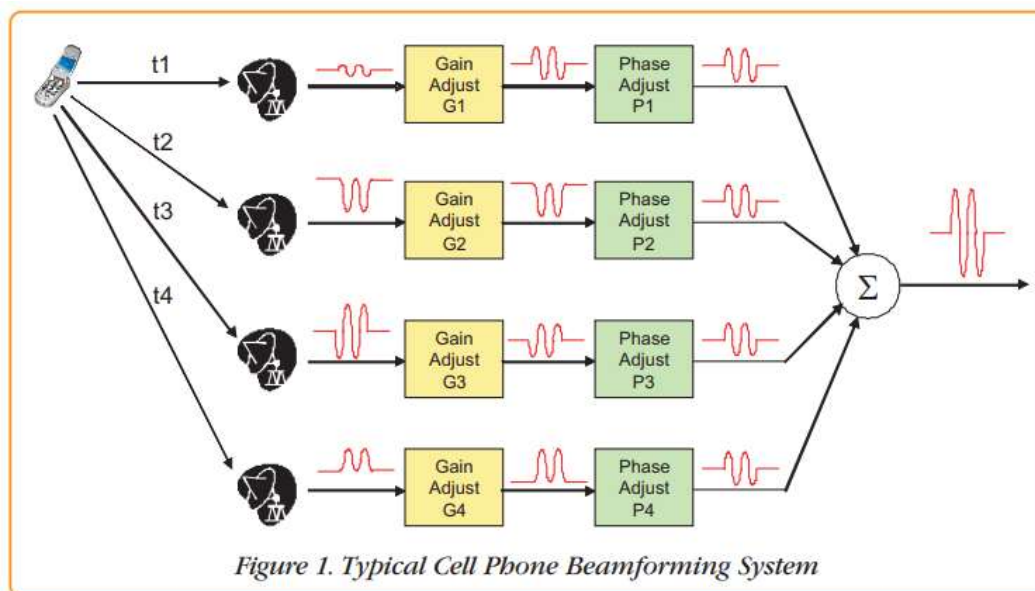
### はじめに：

ビームフォーミングは、センサーアレイを利用して指向性を実現し、送信信号の強度を高め受信信号の品質を向上させるための信号処理技術です。ビームフォーミングは、通信、レーダ、方向探知、防衛システム、兵器システム、石油および鉱物探査、医療画像処理で広く使用されています。ビームフォーミングを使用するソフトウェア無線ア



プリケーションの例に方向探知があります。ビーム形成アンテナを操作することで信号源の到来角を特定することができます。2つ以上の配列を使用して、ソースの正確な位置を三角測量できます。これは、多くのシグナルインテリジェンスとテロ対策の取り組みにとって不可欠です。

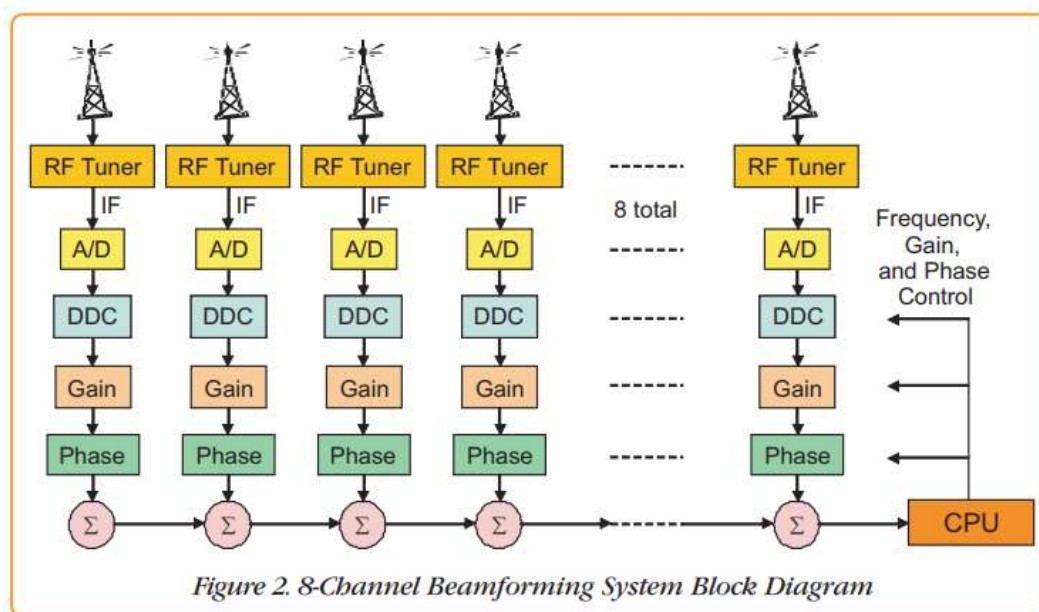
### ビームフォーミングの原理：



ビームフォーミングは通常、センサーまたはアンテナのアレイで使用され、たとえば Figure 1 に示すように、単一の携帯電話からの特定の方向の受容性を向上させます。特定のソースからの信号は、ソースとアンテナ間の距離に基づいて各アンテナに到達するため、アンテナ信号には相対的な位相と振幅のオフセットがあります。ビームフォーミングプロ

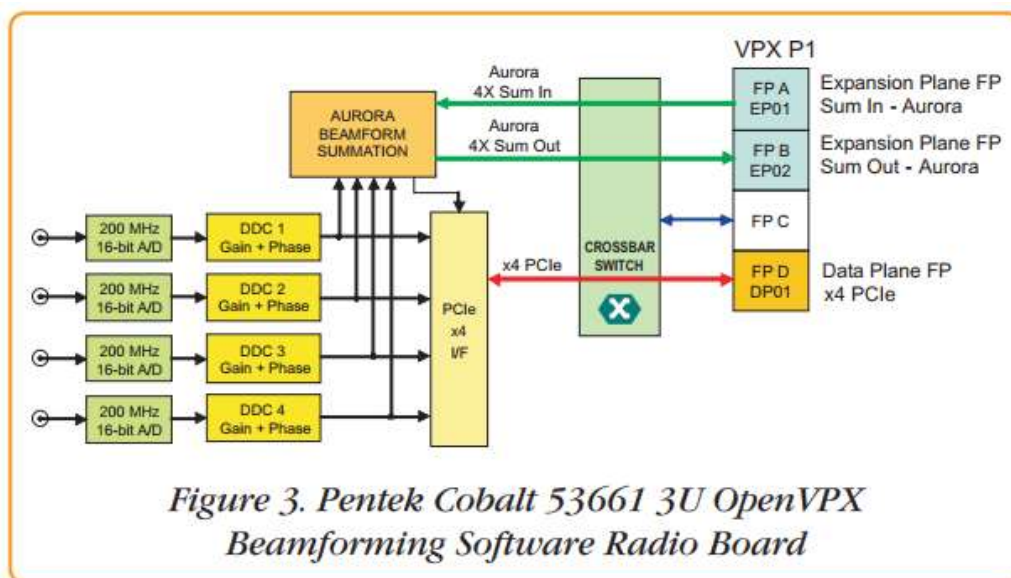
セスは、各アンテナ信号のゲインと位相を調整して、さまざまな遅延と信号パスを補正します。これらの調整により、特定の1つの方向から到着する信号の各アンテナで信号が調整されます。信号を合計すると、他の方向から到着した非整列信号が互いに打ち消し合う一方で、ビームフォーミング方向からの信号が建設的に追加され、S/N比が大幅に改善されます。このように、各パスのゲインと位相を電子的に調整することにより、アンテナは指向性を効果的に操られます。

### システムブロック図：



このシステムでは、8つのアンテナが線形アレイに配置され、全体のブロック図が Figure 2 に示されています。アンテナ周波数は 2.5 GHz であるため、A/D コンバーターでデジタル化するには、各アンテナ信号を増幅、フィルター処理、IF 周波数にダウンコンバートする必要があります。ビームフォーミングの固定位相関係を維持するには、8つのチャンネルすべてでの同期サンプリングが必須です。各 A/D からのサンプルは、DDC (デジタルダウンコンバーター) でベースバンド複素 I + Q 信号にダウンコンバートされます。これには、ビームフォーミング「ウェイト」のチャンネル固有の位相およびゲイン調整も含まれます。次に、8つのベースバンド信号すべてが合計ブロックで加算され、最終的なビーム形成された合計信号が生成されます。CPU は合計を分析し、位相係数とゲイン係数を調整して、新しいターゲットを追跡または適応させます。

## Model53661 ビームフォーミングボード :



Model53661 ソフトウェア無線ボードは、Figure 3 の簡略ブロック図に示す 3U OpenVPX Cobalt ボードです。4つの 200 MHz 16 ビット A/D コンバーター、タイミング、クロック、同期セクション、およびザイリンクス Virtex-6 FPGA を備えています。FPGA には工場出荷時に 4 つの DDC IP コアがインストールされており、それぞれが 4 つの A/D のいずれかから A/D サンプルを受け入れることができます。各 DDC のデシメーション範囲は 2~64K で、2.5 kHz~80 MHz のダウンコンバートされたベースバンド帯域幅を提供できます。各 DDC には、VPX バックプレーンを介してプロセッサからアクセス可能な、プログラム可能なゲインおよび位相シフト制御があります。

このシステムでは、各 DDC に 1 つの A/D を割り当てます。各 DDC の出力には、ダウンコンバートされた信号電力を計算する電力計（図示せず）があります。各電力計には、出力電力が上限しきい値を超えるか下限しきい値を下回るとシステム割り込みを生成するしきい値検出器が装備されています。これらの機能により、システムプロセッサがソフトウェアで実行する必要があるゲインキャリブレーションおよび信号監視タスクが簡素化されます。

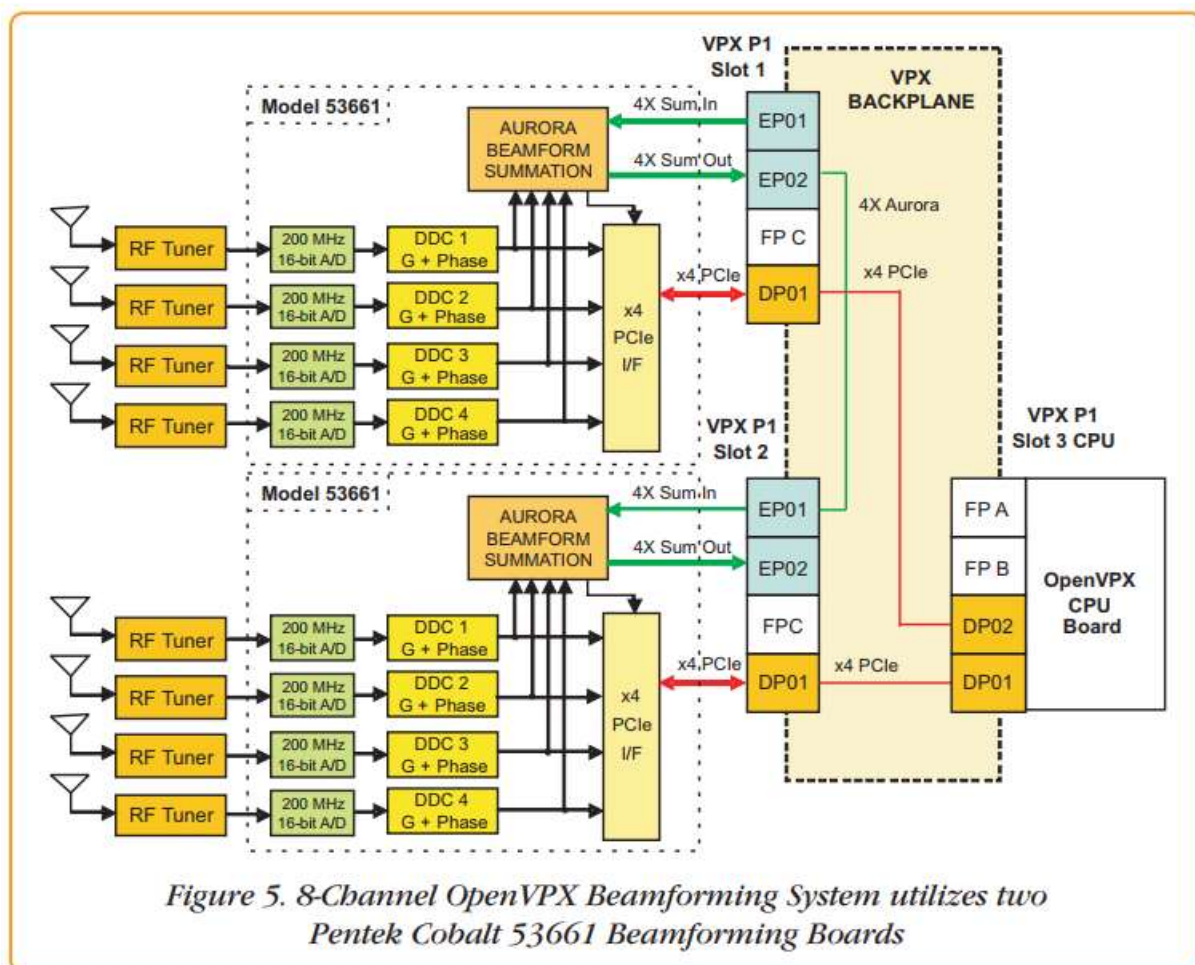
FPGA には、4 つの DDC 出力を加算してビームフォーミング用のチャンネル結合を実行する Aurora 加算ブロックも含まれています。Aurora は、ザイリンクス FPGA 用の軽量リンク層ギガビットシリアルプロトコルです。このボードでは、Aurora インターフェイスは 1 つの 4X 入力ポートで伝搬合計を受け入れ、4 つのオンボードチャンネルからの寄与を含む新しい伝搬合計を 4X 出力ポートで配信します。3.125Gb/s のビットレートで動作し、各 4X リンクは 1.25Gb/s でデータを転送できます。

2.5 Gbit/s のシリアルクロックレートで動作する PCIe x4 インターフェイスは、DDC のプログラミングとビーム形成パラ



メーターの制御プロセッサへの 1 GByte/s のリンクを提供します。この PCIe リンクは、4 つの DDC 出力とビーム形成加算出力の配信もサポートしています。プログラマブルギガビットシリアルクロスバースイッチは、2 つの 4X Aurora 加算リンクと x4 PCIe リンクを VPX P1 バックプレーンコネクタに接続します。このクロスバースイッチの柔軟性により、Model53661 はさまざまな OpenVPX バックプレーンポートおよびスロットプロファイルで動作できます。このシステムでは、Aurora リンクは OpenVPX Expansion Plane にマップされ、PCIe インターフェイスは OpenVPX Data Plane にマップされます。これは、コントロールプレーンの役割も引き受けます。Figure 4 に示す Pentek Model53661 ボードは、エアクールバージョンとコンダクションクールバージョンがあります。

## 8 チャンネル 3U OpenVPX システム:



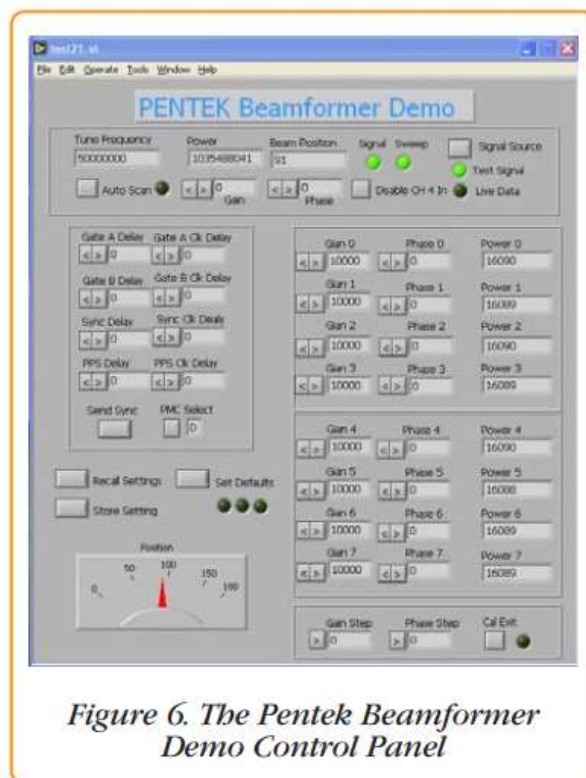
完全な 8 チャンネル OpenVPX ビームフォーミングシステムを Figure 5 に示します。2 つの Model53661 ボードは、スロット 3 の CPU ボードとともに、OpenVPX バックプレーンのスロット 1 と 2 にインストールされます。2.5 GHz 信号を受信するために設計された 8 つのダイポールアンテナは、低ノイズアンプ、ローカルオシレーター、ミキサーを含む RF チューナーに給電します。RF チューナーは、2.5 GHz アンテナ周波数信号を 50 MHz の IF 周波数に変換します。200 MHz 16 ビット A/D コンバーターは、IF 信号をデジタル化し、ベースバンドへの周波数ダウンコンバージョンをさらに実行します。DDC のデシメーションは 128 です。これにより、約 1.25 MHz の帯域幅を持つ I + Q 複素出

カサンプルが提供されます。各チャンネルの位相係数とゲイン係数は、指向性のために配列を操作するために適用されます。VPX スロット 3 の CPU ボードは、2 つの x4 PCIe リンクまたは OpenVPX の「ファットパイプ」を介してバックプレーン全体にコマンドと係数を送信します。

最初の 4 つの信号チャンネルは、VPX スロット 1 の左上の Model53661 ボードで処理され、4 チャンネルのビームフォーミングされた合計は、バックプレーンを通る 4X Aurora Sum Out リンクを介してスロット 2 の 2 番目の Model53661 の 4X Aurora Sum In ポートに転送されます。2 番目の Model53661 からの 4 チャンネルの合計は、最初のボードからの合計に加算されて、完全な 8 チャンネル合計を形成します。この最終合計は、x4 PCIe リンクを介してスロット 3 の CPU カードに送信されます。Model53661 ボード上の 3 つの OpenVPX 4X リンク（OpenVPX ファットパイプ）の割り当ては、前のブロック図に示されているクロスバースイッチを使用することで簡略化されています。これにより、Model53661 は多種多様なバックプレーンで動作できます。OpenVPX はバックプレーンリンク全体でのシリアルプロトコルの使用を制限しないため、示されているような混合プロトコルアーキテクチャが完全にサポートされています。

### ビームフォーミングデモシステム：

Figure 6 に示すように、ビームフォーミングデモシステムには、CPU ボード上の Windows で実行されるコントロールパネルが装備されています。テスト送信機から到達する最も強い信号周波数を検出する自動信号スキャナーが含まれています。この周波数は、RF ダウンコンバーターの 50 MHz IF 周波数を中心としています。周波数が識別されると、8 つの DDC がそれに応じて設定され、その信号が合計のために 0 Hz に下げられます。コントロールパネルソフトウェアでは、ゲイン、位相、同期遅延を含む 8 つのチャンネルのすべてのパラメーターの特定のハードウェア設定も可能です。追加のディスプレイには、ビーム形成されたアレイのパターンが表示されます。この表示は、8 つのチャンネルのそれぞれの位相シフトを調整して、アレイの平面に垂直な -90° から +90° の到来角にわたって最大の感度を提供することによって形成されます。



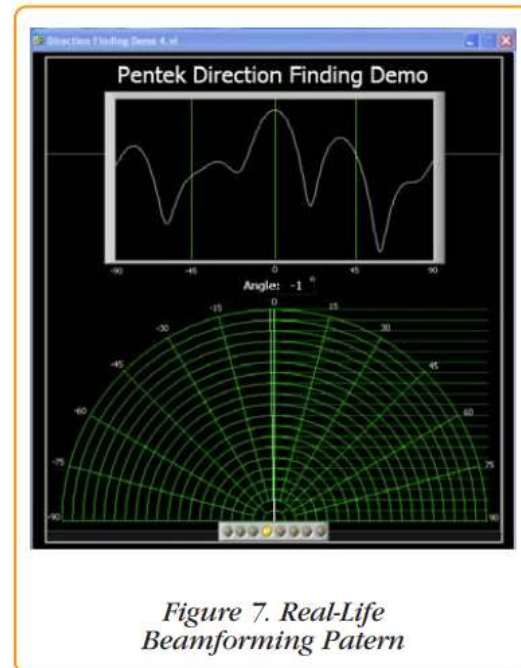
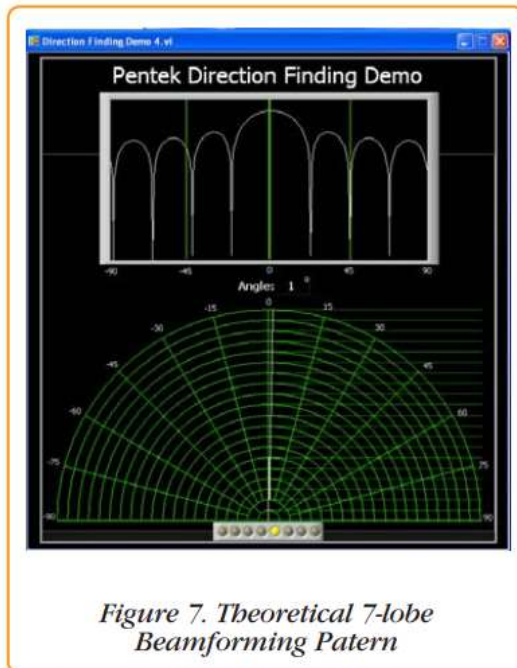


Figure 7 に、0 度の角度（アレイの直前）に到達する信号の理想的な 8 素子アレイの古典的な 7 ロープパターンを示します。ローブパターンの下には、計算された到着角度を指す単一のベクトルを示す極座標プロットがあります。これは、応答が最大のローブを識別することによって由来します。実際の送信機の実際のプロットを Figure 8 に示します。これは、ディスプレイの正面にある信号源です。この場合、完全なローブパターンは、物理的なオブジェクト、反射、ケーブル長の変動、アンテナのわずかな違いの影響を受けます。それにもかかわらず、方向情報は非常にうまく計算されます。信号源がアレイの前で左右に移動すると、ピークローブも一緒に移動し、計算された到着角度が変わります。

## PENTEK

Now Part of Mercury

### Pentek 社について

Pentek 社は、ISO 9001 : 2015 認定企業として、デジタル信号処理・ソフトウェア無線・データ収集用の組み込みコンピュータボードおよびレコーディングシステムを設計・製造しています。製品には、商用環境と耐環境の両方に対応した AMC、XMC、FMC、PMC、cPCI、PCIe、VPX のフォームファクタで準備されており、レーダ、無線通信、SIGINT、ビームフォーミング等の用途に幅広く利用されています。Pentek 社の詳細については、[www.pentek.com](http://www.pentek.com) をご参照ください。