

# 100GbE レコーディング機能を備えた高速 EW システム

## はじめに

現代の電子戦（EW）システムは、幅広い周波数範囲にわたり大量の RF 信号を処理することが求められます。機敏なレーダーパルスの検知やバースト通信の傍受など、広帯域幅のデータをリアルタイムでキャプチャし処理する能力が不可欠です。今日の電子戦における最も困難な課題の一つは、高速 A/D コンバータ（ADC）を用いて高周波・広帯域の信号をキャプチャし迅速に処理することです。一瞬の周波数ホッピングや短いレーダーパルスを見逃せば、脅威を見逃す可能性があります。

## RFSoc デバイス

高速 RF サンプリングコンバータと FPGA を単一の RF システムオンチップ（RFSoc）に統合するといった近年の技術革新により、EW 受信機は広範囲のスペクトルを直接サンプリングできるようになりました。しかし、これらの RFSoc デバイスは数百ギガビット/秒規模のデータストリームを生成できるため、従来の記録・保存方法の限界を超えています。そこで登場するのが高速イーサネットベースのレコーダです。レコーダは膨大な量のデジタル RF データをパケットロスなくリアルタイムでストリーミング・保存し、ミッション直後またはミッション後の分析に活用できます。つまり、高速なデータキャプチャと処理は、現代の電子戦においては高度な脅威に対抗するために不可欠なものとなっています。

## アプリケーション例

高速レコーダの必要性を説明するために、レーダー脅威分析アプリケーションを考えてみましょう。

このアプリケーションでは、電子戦システムが敵のレーダー信号（例えば、航空機搭載の早期警戒レーダーや敵のプラットフォームに設置された火器管制レーダー）を傍受・分析する役割を担っています。現代のレーダーは、広帯域で機敏な波形を採用することが多く、パルスは数百 MHz に渡って周波数ホッピングしたり、広いチャープ帯域幅を使用したりすることがあります。

EW 受信機は、レーダーの特性を特定するためにこれらのパルスを広いスペクトルにわたってリアルタイムで捕捉する必要があります。そのためには、受信機に広い瞬時帯域幅と高いダイナミックレンジが求められます。非常に広い周波数範囲にわたってパルス RF 信号をリアルタイムで生成・捕捉することは本質的に困難であり広帯域幅の機器が必要です。

このアプリケーションの 100GbE レコーダは、入力される広帯域信号ストリームを継続的に記録できます。単なるスナップショットの観察ではなく、エンジニアはレーダー帯域幅全体をカバーする数分または数時間にわたる生の I/Q データを記録できます。これはミッション後の分析に非常に役立ちます。パルスタイミング、変調パターン、周波数ホッピング、その他の脅威レーダーの情報を抽出できます。

つまり、イーサネットレコーダを使用した広帯域信号キャプチャにより、重要な信号が見逃されることがなくなり徹底的なレーダー脅威分析と堅牢な電子支援手段（ESM）が可能になります。

## RFSoc と 100GbE レコーダの統合

この EW システムに適したハードウェアアーキテクチャの概要を説明します。このアーキテクチャは、RFSoc ベースのデータ収集ボードと、データの保存と分析のための 100Gb Ethernet (100GbE) レコーダという 2 つの主要な要素で構成されています。

### ■ RFSoc 4x2 評価ボード

AMD 製 RFSoc 4x2 評価ボードは、4 つの RF ADC 入力 (写真左側の SMA コネクタ) と QSFP28 100GbE ポート (写真右側の銀色のケーシング) を備えており高速 EW データ取得に最適です。(Figure1 参照)

### ■ 信号取得および処理のための RFSoc

RFSoc ボードは、RF フロントエンドおよびアンテナからの信号と直接インターフェースするフロントエンドです。例えば、RFSoc 4x2 ボード (Zynq UltraScale+ RFSoc をベースとしています) は、4 つの 5GS/s ADC (最大 2.5GHz 帯域幅) と 2 つの 9.85GS/s DAC を同一チップ上に統合し、大規模な FPGA ファブリックとマルチコア ARM プロセッサを搭載しています。

このモノリシック設計により、個別の ADC カードと FPGA ボードが不要になり、RFSoc がデジタル化と前処理の両方の機能を実行します。注目すべきは、RFSoc 4x2 には QSFP28 高速ネットワークポートが搭載されており、4×25Gbps、2×50Gbps、または 1×100Gbps イーサネットとして構成できることです。当社のシステムでは、このポートは RFSoc ボードからデジタル化されたデータをストリーミングするために使用されます。

RFSoc 上の FPGA は、ADC サンプルをパケット化 (例えば、Raw I/Q UDP パケットや VITA-49 などの規格) し、この 100GbE リンクを介してリアルタイムに送信する

ようにプログラムされています。RFSoc は、デジタルダウンコンバージョン、フィルタリング、チャネライゼーションなどのリアルタイム DSP 処理も実行できるため、データ量を削減したりストリーミング前に必要な信号を分離したりできますが、それでも非常に高いデータレートを出力します。

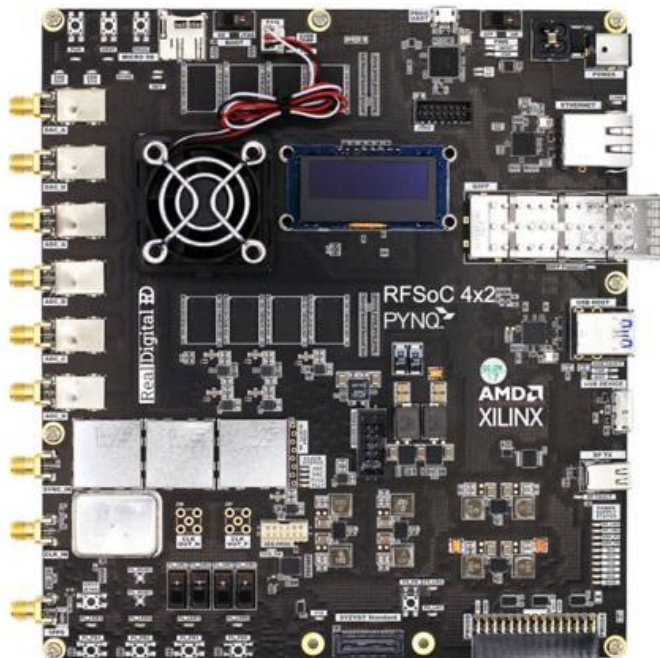


Figure 1: RFSoc 4x2 評価ボード



Figure 2: 評価ボードと AC アダプタ

## ■ データキャプチャ用 100GbE イーサネットレコーダ

2つ目の主要コンポーネントはイーサネットレコーダです。これは基本的に高速ストリーミングストレージシステムです。これは通常、100GbE ネットワークインターフェース（多くの場合、RFSoc に対応する QSFP28 ポート）と高速ストレージドライブアレイを備えたラックマウントサーバーまたは専用のレコーダ機器です。

レコーダは、100GbE 光ファイバーまたは銅線ケーブル（光トランシーバーを使用する場合は MPO 光ケーブルなど）を介して RFSoc ボードに接続します。100Gbps のデータストリームをリアルタイムで取り込み、フルラインレートでディスクに書き込むように設計されています。

最新の記録システムは、多くの場合 RAID0 構成の NVMe SSD を使用することで、ディスクへの書き込み速度を約 12.5GB/秒（100 ギガビット/秒）に維持できます。例えば、Daqscribe 製 MDR Carbon100 レコーダは 6 台の NVMe ドライブを並列に使用し、AMD CPU を搭載することで、最大 75TB のストレージで 100Gbps の記録を実現します。この容量は、小型フォームファクターで数時間分のマルチチャンネル広帯域記録に相当します。より高い帯域幅が必要な場合は、DDR Hyperion400 が最大 720TB のストレージで最大 400Gbps をサポートできます。

私たちのアーキテクチャでは、レコーダは 100GbE インターフェース上の RFSoc の UDP ストリームをリスンするように構成されています。レコーダは複数のチャンネルを同時にキャプチャでき、例えば単一の 100GbE リンク上で最大 4 つの独立した ADC ストリームをキャプチャできます。そして、各ストリームをリアルタイムで専用のファイルに保存します。記録されるデータは通常、イーサネットパケットの「ペイロード」（I/Q サンプル）であり、多くの場合、後で解析できる標準形式で保存されます。一方、レコーダのソフトウェアである「nStudio」は、データフロー（パケットカウンター、スループットなど）に関するフィードバックを提供し、データ損失がないようにします。

XSR Removable Data Module (RDM) は、すべての Galleon 製データレコーダ・NAS・サーバに卓越した柔軟性を提供します。現場で工具を必要とせず、簡単に設置できるように設計されており、100,000 回の挿抜サイクルに耐えます。RDM は業界標準の 2.5 インチソリッドステートストレージ (SSD) モジュールを使用し、モジュールごとに最大 4 つの異なる SSD をサポートします。これにより、ユーザは特定のニーズに最適なミリタリーグレードの超高耐久性または商用グレードの SSD を選択してストレージ機能を最適化し、最大 80TB の使用合計容量を実現できます。XSR-RDM の迅速な交換は、時間と信頼性が不可欠なミッションクリティカルなアプリケーションに最適です。全体的なデータフローは次のようになります。

**RF 信号→RFSoc ADC→FPGA DSP→100GbE パケットストリーム→レコーダ 100GbE NIC→ディスクストレージ**

このアーキテクチャは、RFSoc に統合された RF キャプチャ機能とレコーダの高速ストレージを活用し、EW シナリオの膨大なデータレートに対応します。広帯域信号をリアルタイムでキャプチャできるだけでなく、エンジニアは強力な



MDR CARBON 100 データレコーダ

ソフトウェアツールを使用して記録を再生または分析できるため、RF 環境の「デジタルリワインド」を効果的に作成できます。

## 超高速データレートの管理

RFSoc 4x2 は 4 つの ADC チャンネルを備え、それぞれ 5GS/s、14 ビット\*の分解能で動作します。これにより、以下のことが可能になります：

$$5\text{GSPS} \times \frac{14}{\text{Sample}} \text{bits} = 70\text{Gbps}$$

1 バイト=8bit であることから、

$$70\text{Gbps} \div 8 = 8.75\text{GBps}$$

4x ADC をフルレートでストリーミングすると

$$4 \times 8.75\text{GBps} = 35\text{GBps}$$

Raw RF の代わりに I/Q を記録する場合は、I と Q の 2 つのチャンネルが必要になるため帯域幅を 2 倍にする必要があります。

しかし、RFSoc 4x2 の 100GbE インターフェースは 12.5GB/s しか処理できないため、4 つのチャンネルすべてをフルレートでストリーミングするとデータドロップが発生します。この制限内に収めるにはいくつかの方法があります。

### 1. ADC データのデシメーション

RFSoc FPGA で 1/4 デシメーション (Raw RF の場合、Raw I/Q の場合、1/8 倍) を適用し、チャンネルあたりのサンプルレートを 1.25GS/s に下げることによって、各チャンネルのレートを約 2.2GB/s にします。4 チャンネルの場合、合計約 8.8GB/s となり、12.5GB/s 以内に収まります。

### 2. チャンネル数を削減

フルレート (8.75GB/s) で 1 チャンネルのみ、または 1/2 デシメーション (8.75GB/s) で 2 チャンネルのみをストリーミングします。

### 3. バースト記録の使用

連続キャプチャではなく、高速バーストで記録することで、データオーバーフローを回避します。

デシメーションまたは選択的ストリーミングを実装することで、システムは 100GbE の制限内に収まり分析用の高品質な広帯域 RF データを取得できます。

## RFSoc と 100GbE レコーダの接続

より具体的に理解するために、エンジニアが RFSoc 4x2 ボードを 100GbE イーサネットレコーダに接続して動作する方法を、簡単なステップバイステップのデモで見てください。

1) ハードウェアのセットアップ  
まず、RFSoc ボードの QSFP28 100GbE ポートをレコーダの 100GbE ネットワークポートに接続します。ハードウェアによっては、両端の QSFP28 ケーシングに 100G 光トランシーバーモジュールを挿入し、その間を MPO ファイバーケーブルで接続する必要があります。（距離が短い場合は、銅線ケーブルを使用するセットアップもあります）



Figure 3: RFSoc と 100GbE レコーダの接続

RFSoc ボードとレコーダの両方の電源がオンになっており、

100G リンク動作用に適切に設定されていることを確認してください（QSFP28 ポートのリンクステータス LED がアクティブリンクを示している必要があります）。RFSoc 4x2 のネットワークは、レコーダの設定に合わせて設定する必要があります。通常は、RFSoc の 100GbE インターフェースに IP アドレスを割り当てるか、レコーダの要件に応じて Raw Ethernet モードを使用します。特別な外部トリガー接続は必要ありません。すべてのデータは 100G リンクを介して流れます。

### 2) RFSoc 100GbE インターフェースの構成

効率的なデータ伝送を実現するには、RFSoc の FPGA ファブリック内で 100G CMAC（集中型メディアアクセス制御）コアを適切に構成する必要があります。この構成には以下が含まれます。

- ラインレートを 100Gbps に設定し、ジャンボフレームサポートを有効にしてパケット効率を最適化します。
- AXI ストリーミングインターフェースを実装して、ADC 処理パイプラインからイーサネット PHY への高スループットデータ転送を実現します。
- ポーズフレームや FIFO バッファなどのフロー制御メカニズムを使用して、潜在的なデータ輻輳を管理しパケット損失を最小限に抑えます。

最適化された CMAC 設定、つまり選択的ストリーミングを実装することでシステムは 100GbE の制限内に収まりながら高品質の広帯域 RF データを解析用に取得できます。

### 3) RFSoc データストリームの設定

RFSoc 側で、高速データソースを実装する FPGA 設計をロードします。実際の EW キャプチャでは、この設計は RFSoc の ADC からサンプルを取得し信号処理を適用した後、データをイーサネットパケットにフォーマットします。デモやラボテストでは、シンプルなパターンジェネレーターやループバックを使用する場合があります。例えば、RFSoc から既知のテスト波形や PRBS (擬似ランダムビットシーケンス)

を 100GbE 経由で送信させます。重要なのは、RFSoc が非常に高速でデータをストリーミングしていることです。多くの RFSoc リファレンスデザインは、100GbE UDP ストリーミングロジックのサンプルを提供しています。レコーダが想定する宛先 IP ポートを設定してください (レコーダがプロトコルに依存しない場合は、事前に設定されたプロトコルを使用してください)。この段階では、RFSoc のプロセッサ (ARM コア) を使用して、ソフトウェアによるストリーミング (フローの開始と停止、パラメータの調整など) を制御できます。

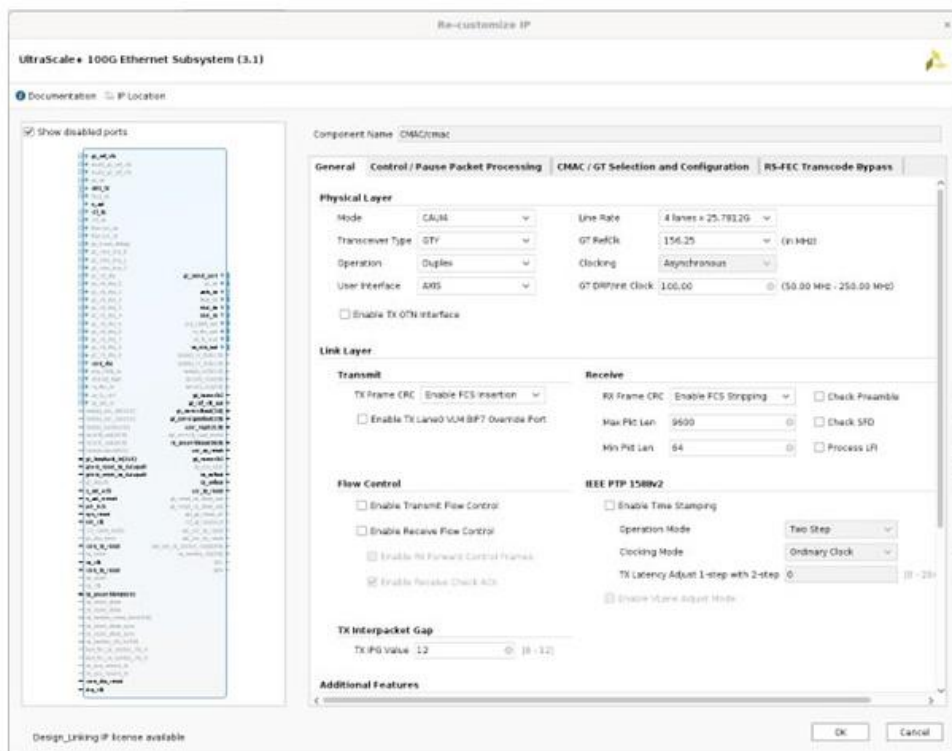


Figure 4: RFSocの100GbEインタフェースのコンフィグレーション

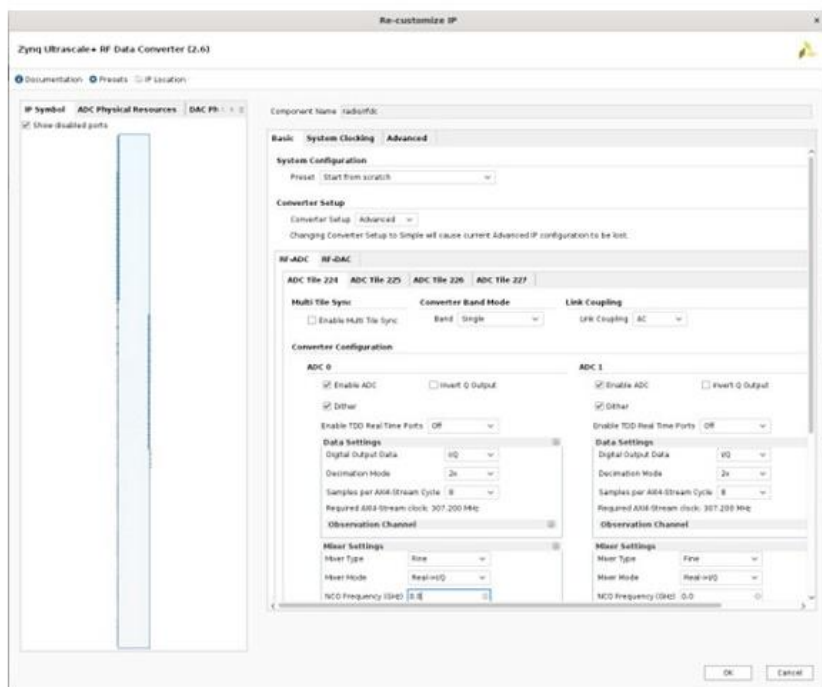


Figure 5: RFSocのデータストリームのコンフィグレーション

### 4) Ethernet レコードの設定

レコーダシステムでレコーディングソフトウェアを起動し、入力ストリームをキャプチャする準備をします。通常は、キャプチャするインターフェース (100GbE ポート) とフィルタリングまたはチャンネル設定 (例えば、特定のポート

のすべての UDP パケットをキャプチャする、または複数のストリームを個別にキャプチャする)を指定して、レコーディングセッションを定義します。今回のケースでは、RFSoc から最大 4 つの独立したストリームが想定されるため、レコーダは最大 4 つの UDP ポートをリスンし、それぞれを別々のファイルに同時に保存するように設定できます。レコーダのストレージアレイに十分な容量があり、システムが高速書き込みレートに最適化されていることを確認してください(これらのレコーダは通常、バースト処理に対応するために大容量の RAM バッファを備えています)。すべての準備が整ったら、レコーダをアーム(つまり「記録開始」)します。これでシステムは待機状態となり、入力データをディスクに書き込む準備が整います。

#### 5) データキャプチャを実行する

両側の設定が完了したらデータフローを開始します。これは、RFSoc アプリケーションで送信機能を開始するか FPGA に ADC データの送信を開始するように指示する GPIO を切り替えるだけの簡単な作業です。すぐに、レコーダが受信ストリームを登録しているのが確認できます。例えば、ソフトウェアにはスループットメーターが上昇し、理想的には 100Gbps 近くの使用率が表示されます。実際の EW (電子戦) では、これは RFSoc がライブ RF 信号(アンテナまたは信号発生器から)をデジタル化し、ストリーミング出力する瞬間です。デモ用にキャプチャを短時間実行します(例えば、12.5GB/秒で数十 GB になる数秒間のデータをキャプチャします)。次に、RFSoc ストリームを停止し、レコーダを停止します。これで、レコーダにはデータファイルが保存され、各ファイルには 1 つのチャンネル(または送信された形式)からの生のデジタル化サンプルが含まれています。

#### 6) 記録データの解析

いよいよ成果です。キャプチャしたデータを評価します。高速レコーダには通常、データ確認用のツールが組み込まれています。例えば、Mercury 製 SystemFlow ソフトウェアには、基本的な解析を行うための Signal Viewer ユーティリティが含まれています。エンジニアは記録されたファイルを開き、すぐに波形またはスペクトルを表示して、信号が正しくキャプチャされたことを確認できます。既知のテストパターンを送信した場合は、ビット単位で検証できます。実際のシナリオ(例えば、ライブレーダーパルスを記録する場合)では、タイムラインを拡大表示してパルス幅と間隔を測定したり、FFT を実行してスペクトルを調べたりすることができます。キャプチャしたファイルは、標準的な解析

プログラムに読み込む

こともできます。多く

のレコーダは標準形式

(PCAP やバイナリ

I/Q など)で保存する

ため、MATLAB、

Python スクリプト、

さらには Wireshark

(パケットレベルの検

査用)などのツールを

使用してデータをさら

に解析できます。重要

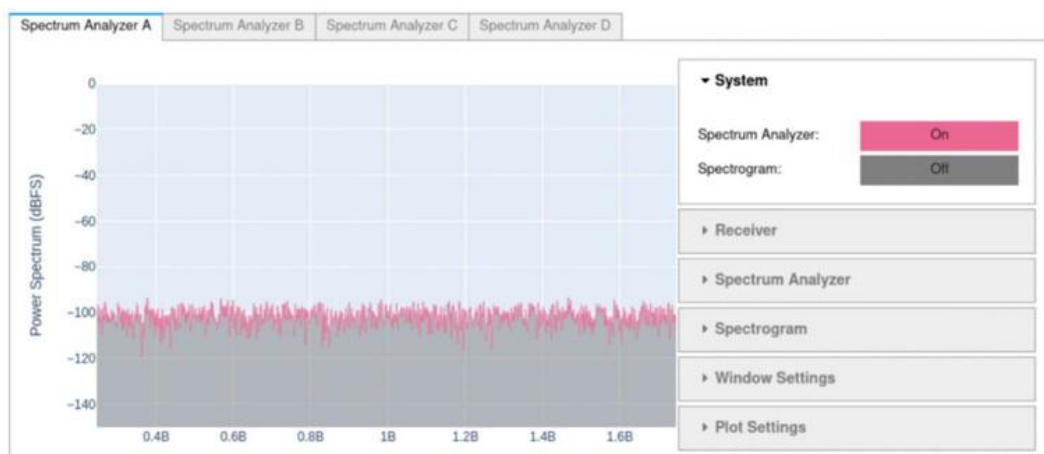


Figure 6: 記録データの解析

なのは、エンジニアが RF 信号の永続的な記録を入手できるようになり、詳細に精査できるということです。例えば、レコーディングの背景に微弱な低出力の発信源を発見したり、レーダーの周波数ホッピングパターンが期待通りかどうかを検証したりできるかもしれません。広帯域データを捕捉し、事後分析できるこの能力は、EW エンジニアにリアルタイム処理だけでは見逃してしまう可能性のある膨大な洞察をもたらします。

#### 7) デモのまとめ

このデモを通して、100GbE リンクを使用することによるパフォーマンス上のメリットが明らかになりました。RFSoc 4x2 ボードは、パケットをドロップすることなく、4 つの ADC チャンネルすべてをイーサネットレコーダにストリーミングできます。

記録データを評価することで、エンジニアはシステムが要件を満たしていること（例えば、想定された帯域幅を処理できること）を確認でき、実際の運用においてシステムが重要な信号を見逃さないという自信を得ることができます。

### 主なポイント

RFSoc と 100GbE レコーダを使用して EW システムを設計すると、パフォーマンスと分析処理の両方において大きなメリットが得られます。

まず、この組み合わせによりマルチチャンネル、広帯域の信号をリアルタイムで捕捉することが可能になり、脅威が広大な帯域を占有する可能性のある現代の電子戦シナリオのニーズに対応します。従来、エンジニアは帯域幅と捕捉時間の間でトレードオフを迫られましたが、高速イーサネット記録によりこうした妥協の多くを排除できます。これにより後から分析するために、幅広い周波数帯域にわたって何時間にも及ぶ RF データを記録できます。

次に、このアーキテクチャは拡張性と柔軟性に優れています。チャンネルや帯域幅の拡張が必要な場合は、100GbE リンクを追加してください（イーサネットは、リンクのボンディング、または 200GbE、400GbE などへの移行によって拡張可能です）。この種のシステムは、最小限の統合作業で将来の要件に合わせて拡張できます。

3 つ目は、記録されたデータがあればエンジニアや意思決定者は大きな優位性を得ることができます。複雑な信号の相互作用を巻き戻して再検証したり、電子戦の交戦に関するフォレンジック分析を行ったり、モデルだけでなく実世界のデータを用いてアルゴリズムを改良したりすることが可能になります。

### まとめ

結論として、100GbE レコーダと RFSoc ベースの EW 受信機を組み合わせることで、現代の脅威に対応できる高性能システムが実現します。RFSoc は、広帯域信号を取得しオンザフライで処理を実行するためのコンパクトで統合された手段を提供し、イーサネットレコーダは、すべてのデータを確実に取得してより詳細な分析を可能にします。この組み合わせにより、帯域幅とデータ忠実度の点で大幅なパフォーマンス向上が実現し、戦術的および戦略的意思決定に役立つ豊富なデータセットが得られます。EW 分野のシステムエンジニアは、このアプローチを活用することで、高速で高性能だけでなく、ますます複雑化する戦場において電磁的優位性を維持するために必要な洞察を提供するシステムを設計できます。

-----  
リファレンスドキュメント：

Daqscribe 社

Designing a High-Speed EW System with RFSoc and 100GbE Recording



## Daqscribe 社について

Daqscribe 社は、2001 年に米コロラドにて設立したイーサネットレコーダの専門メーカーです。Daqscribe のネットワーク記録ソリューションは、航空宇宙、防衛、通信、その他業界向けに製造される最先端のリアルタイム情報システムの研究・開発・運用において強力な機能を提供します。屋内仕様のラックマウントタイプから MIL スペックの耐環境仕様までさまざまな用途に適合します。ソフトウェアツールも提供しており、極めて高度なイーサネットパケット記録・再生製品において世界中で非常に高い評価を得ています。